

**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**



**PERENCANAAN DAN PEMBUATAN KONVEYOR UNTUK PENGISIAN
BOTOL YANG DIKOMUNIKASIKAN DENGAN PC BERBASIS
CPLD XS 95 BOARD**

SKRIPSI

**Disusun Oleh :
SULIS MUNDIYOKO
01.17.130**

MARET 2006

LEMBAR PERSETUJUAN

Laporan Skripsi dengan Judul:

**PERENCANAAN DAN PEMBUATAN KONVEYOR UNTUK PENGISIAN
BOTOL YANG DIKOMUNIKASIKAN DENGAN PC BERBASIS
CPLD XS 95 BOARD**

*Disusun dan diajukan sebagai salah satu syarat
untuk memperoleh gelar Sarjana Teknik Elektronika Strata Satu (S-1)*



Disusun Oleh :
SULIS MUNDIYOKO
NIM. 0117130

Mengetahui


Ketua Jurusan Teknik Elektro S-1



Ir. P. Yudi Limprantono, MT
NIP. Y. 1039500274

Diperiksa dan Disetujui,

Dosen Pembimbing



Joseph Dedy Irawan, ST MT
NIP. 132315178

**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**



**INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**

**BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI**

Nama Mahasiswa : Sulis Mundiyo
NIM : 01.17.130
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perencanaan dan Pembuatan Konveyor Untuk
Pengisian Botol Yang Dikomunikasikan Melalui PC
Berbasis CPLD XS95-BOARD V 1.3

Dipertahankan Dihadapan Tim Penguji Skripsi Jenjang Strata Satu (S-1) Pada:

Hari : Sabtu

Tanggal : 18 Maret 2006

: 81,9 (A)



Ketua

(Ir. Mochtar Asroni, MSME)
NIP.Y.1018100036

Panitia Ujian Skripsi

Sekretaris

(Ir. F. Yudi Limpraptono, MT)
NIP.Y. 1039500274

Anggota Penguji

Penguji I

Ir. Sidik Noertjahjono, MT

Penguji II

Solyohadi, ST

27/3



Segala puji syukur saya ucapkan kepada **TUHAN YANG MAHA ESA** atas karunia dan rahmat-NYA. Yang mana dengan karunia dan rahmat-NYA saya telah berhasil menempuh masa pendidikan perkuliahan teknik elektro, yang bergelar (ST). Dengan diiringi doa saya belajar menuntut ilmu menempuh gelar sajana. Syukur Alhamdulillah saya dapat melewatinya dengan baik dan lancar, meski tidak dengan begitu mudahnya saya melewatinya. Itu semua berkat karunia dan rahmat **TUHAN YANG MAHA KUASA**.

Allah berfirman dalam surat Al-Baqoroh 186 :

وَإِذَا سَأَلَكَ عِبَادِي عَنِّي فَإِنِّي قَرِيبٌ ۖ أُجِيبُ دَعْوَةَ الدَّاعِ إِذَا دَعَانِ
فَلْيَسْتَجِيبُوا لِي وَلْيُؤْمِنُوا بِلِقَائِي لَعَلَّهُمْ يَرْشُدُونَ ﴿١٨٦﴾

Dan apabila hamba-hamba-Ku bertanya kepadamu tentang Aku, maka (jawablah), bahwasanya Aku adalah dekat. Aku mengabulkan permohonan orang yang berdoa apabila ia memohon kepada-Ku, maka hendaklah mereka itu memenuhi (segala perintah-Ku) dan hendaklah mereka beriman kepada-Ku, agar mereka selalu berada dalam kebenaran.

وَأَسْتَعِينُوا بِالصَّبْرِ وَالصَّلَاةِ وَإِنَّهَا لَكَبِيرَةٌ إِلَّا عَلَى الْخَاشِعِينَ ﴿٢٥﴾

Jadikanlah sabar dan shalat sebagai penolongmu. Dan sesungguhnya yang demikian itu sungguh berat, kecuali bagi orang-orang yang khusyu'.

Kepada **KEDUA ORANGTUA**, saya sampaikan Rasa **TERIMA KASIH** yang teramat sangat dalam yang telah "membanting tulang" untuk membiayai, mencukupi kebutuhan kuliah ku. Atas **DOA** dan **DUKUNGAN** dari kedua

ORANGTUA saya berhasil menempuh kuliah dan berhasil menempuh gelar SARJANA TEKNIK. Saya tidak tahu apa, bagaimana, jadinya saya jika tidak ada kedua ORANGTUA saya. Tak pernah terbayangkan oleh saya! Syukur Alhamdulillah kepada TUHAN YANG MAHA BESAR, saya mempunyai ORANGTUA seperti beliau. Dan buat kakakku yang tercinta mbak Anik yang selalu memberi motivasi dan semangat tiada kata yang dapat ku ucapkan selain ucapan terimakasih yang sebesar-besarnya dan untuk keponakanku yang manis-manis. Saya sungguh amat sangat BANGGA mempunyai sebuah keluarga seperti sekarang ini dan semoga SAMPAI AKHIR nanti. Dan tak lupa juga untuk semua KELUARGA BESAR saya yang telah memberi SUPPORT kepada saya.



To PERSONIL LAB ELEKTRONIKA DIGITAL, Bapak Joseph Dedy Irawan selaku kepala lab, pakde Gentong yang mbaurekso lab makasih atas pinjem alat dan ijin untuk menginap di lab nya, mas Kris makasih untuk pinjem jas nya, Mbak Temi makasih untuk pinjem bor nya dan semua temen-temen crew lab angkatan 2001: Dian(wijun), Guntur(gajah lampung), Andre(segawon), Sundoro(susun) makasih atas kerjasamanya ayo rek semangat. Dan angkatan 2002: Neneng, dodoi, gondrong, Lupi dan Vivi serta angkatan 2003 dan semua penghuni lab elka digital.



SULIS MUNDIYOKO perencanaan dan pembuatan konveyor untuk pengisian botol yang dikomunikasikan melalui PC berbasis CPLD XS95-Board V1.3. Skripsi Teknik Elektro Strata 1, Konsentrasi Teknik Elektronika, Fakultas Teknologi Industri, Institut Teknologi Nasional Malang. Dosen Pembimbing Joseph Dedy Irawan, ST MT

ABSTRAKSI

Kata Kunci :*Konveyor, CPLD XS95-board V1.3*

Konveyor adalah peralatan yang sering dijumpai dalam dunia industri . karena fungsinya yang sangat membantu kerja dan menghemat jumlah tenaga. Dalam industri air dalam kemasan diperlukan suatu alat yang dapat mengisi air ke dalam botol secara cepat dan pas sesuai dengan takaran yang telah di tentukan sebelumnya.

Sebagai device menggunakan CPLD XS95 Board V1.3 yang dapat diprogram menggunakan bahasa VHDL sesuai dengan keinginan pengguna .didalam dunia industri tidak cukup untuk hanya dengan pengontrolan secara manual.karena itu pengontrolan diperlukan alat bantu berupa personal komputer yang dapat dijadikan alat untuk memberi perintah ke dalam sistem kontrol yang telah dibuat dan dapat dijadikan alat untuk mengolah data.

Dengan membuat sebuah software didalam sebuah komputer yang mampu melakukan komunikasi dengan piranti dari luar yang dapat dikontrol.hasil pengisian pun dapat disimpan dalam sebuah data base yang bisa dilihat sewaktu-waktu bila diperlukan.tanpa harus merekap ulang untuk membuat laporan

KATA PENGANTAR

Puji dan Syukur kehadiran Tuhan Yang Maha Esa, yang telah memberikan rahmat dan hidayah-Nya kepada penyusun sehingga laporan skripsi ini dapat terselesaikan dengan baik.

Akhirnya penyusun dapat menyelesaikan skripsi ini yang berjudul **"perencanaan dan pembuatan konveyor untuk pengisian botol yang dikomunikasikan melalui PC berbasis CPLD XS95-Board V1.3"**. Laporan skripsi ini merupakan salah satu persyaratan kelulusan Program Strata I Teknik Elektro Konsentrasi Elektronika Institut Teknologi Nasional Malang.

Pada kesempatan ini, penyusun menyampaikan ucapan terimakasih kepada:

1. Kedua Orang tua penyusun, Bapak dan Ibu yang telah memberikan segalanya kepada penyusun.
 2. Bapak Dr. Ir Abraham Lomi, MSEE selaku Rektor Institut Teknologi Nasional Malang.
 3. Bapak Ir. Mochtar Asroni, MSME selaku Dekan Fakultas Teknologi Industri Institut Teknologi Nasional Malang.
 4. Bapak Ir. F. Yudi Limpraptono, MT selaku Ketua Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang.
 5. Bapak Joseph Dedy Irawan, ST MT selaku Dosen Pembimbing
 6. Ibu Mimien Mustikawati selaku Sekretaris Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang .
-

7. Teman – teman yang telah membantu dalam penyusunan laporan skripsi ini.

Penyusun telah berusaha semaksimal mungkin dan menyadari sepenuhnya akan keterbatasan dalam penyelesaian laporan skripsi ini. Untuk itu penyusun mengharapkan saran dan kritik yang bersifat membangun demi kesempurnaan laporan skripsi ini.

Malang, Maret 2006

Penyusun

DAFTAR ISI

HALAMAN JUDUL.....	i
LEMBAR PERSETUJUAN	ii
LEMBAR PENGESAHAN	iii
LEMBAR PERSEMBAHAN	iv
KATA PENGANTAR.....	vii
DAFTAR ISI	ix
DAFTAR TABEL	xii
DAFTAR GAMBAR	xiii
BAB I PENDAHULUAN.....	1
1.1 Latar belakang.....	1
1.2 Tujuan.....	2
1.3 Rumusan masalah	2
1.4 Batasan masalah.....	3
1.5 Metodologi penelitian	3
1.6 Sistematika laporan	4
BAB II DASAR TEORI.....	5
2.1 Latar belakang VHDL.....	5
2.1.1 Kelebihan Dan Fleksibilitas VHDL	6
2.1.2 Desain Alat Mandiri Dan Kecepatan Proses VHDL.....	6
2.1.3 Portabilitas dan Kemampuan <i>Benchmark</i>	7
2.2. Entity dan Architecture	8

2.2.1 Entity Declaration.....	9
2.2.2 Architecture Body	11
2.2.3 Declaration a Component	14
2.3. XS95 Board V1.3.....	15
2.3.1. IC CPLD XC95108-PC84	17
2.3.2. DS1075Z100 - 100 MHz Osilator.....	18
2.3.3. Mikrokontroller 8031	18
2.3.4. SRAM.....	18
2.3.5. Seven Segment.....	18
2.3.6. Konektor VGA/Monitor	19
2.3.7. Konektor PS/2.....	19
2.3.8. Konektor PC Paralel Port	19
2.4. Port Pararel	19
2.5. Motor DC	24
2.6. Pompa.....	30
2.7. Photo Dioda.....	30
2.8. Selenoid.....	30
BAB III PERANCANGAN DAN PEMBUATAN ALAT	32
3.1. Pendahuluan	32
3.2. Perencanaan dan pembuatan perangkat keras	32
3.2.1. Prinsip kerja rangkaian.....	35
3.2.2. Perancangan Driver Motor DC	37
3.2.3. Driver selenoid.....	39

3.2.4. Driver pompa.....	40
3.2.5. Rangkaian photodioda.....	42
3.2.6. Rangkaian penguat tegangan elektroda.....	44
3.2.7. XS95 BOARD V1.3.....	45
3.3. Perancangan Perangkat Lunak (Software).....	46
3.3.1. Mendesain Flowchart.....	46
BAB IV PENGUJIAN ALAT	51
4.1. Pendahuluan	51
4.2. Pengujian Perangkat Keras.....	51
4.2.1. Pengujian Motor DC	52
4.2.2. Pengujian Selenoid.....	54
4.2.3. Pengujian Pompa	56
4.2.4. Pengujian Sensor Photodioda.....	59
4.2.5. Pengujian Sensor Elektroda.....	60
4.3. Pengujian Perangkat Lunak.....	61
BAB V PENUTUP	64
5.1 Kesimpulan.....	64
5.2. Saran.....	65
DAFTAR PUSTAKA	
LAMPIRAN	

DAFTAR TABEL

Tabel 2.1 Alamat Register Port Pada LPT1	21
Tabel 2.2 Definisi Bit-Bit Printer Control	21
Tabel 2.3 Definisi Bit-Bit Printer Status.....	22
Tabel 2.4 Konfigurasi Letak Pin Pada Db-25	23
Tabel 4.1. Data Output Rangkaian Driver Motor.....	53
Tabel 4.2 Hasil pengukuran dan perhitungan Ic dan Ib pada TIP31	53
Tabel 4.3 Hasil pengukuran dan perhitungan If pada 4N25	54
Tabel 4.4 Data output driver Selenoid	55
Tabel 4.5 hasil pengukuran dan perhitungan Ic dan Ib pada TIP31	56
Tabel 4.6 hasil pengukuran dan perhitungan If pada 4N25	56
Tabel 4.7. Data Output Rangkaian Driver Pompa.....	57
Tabel 4.8 hasil pengukuran dan perhitungan Ic dan Ib pada TIP31	58
Tabel 4.9 hasil pengukuran dan perhitungan If pada 4N25	58
Tabel 4.10. Hasil pengujian photodioda	59
Tabel 4.11 Hasil pengujian arus pada infra merah dan photodioda	60
Tabel 4.12. Hasil pengujian elektoda	61

DAFTAR GAMBAR

Gambar 2-1 Portabilitas Antar Kompiler dan Desain	7
Gambar 2.2 Hubungan Antar Desain <i>Entity</i> dan <i>Architecture Body</i>	9
Gambar 2-3 XS95 Board V1.3	16
Gambar 2.4 Konfigurasi Slot DB-25	20
Gambar 2-5 Kaidah Tangan Kiri.....	24
Gambar 2-6 Konduktor Berarus Listrik Dalam Medan Magnet	15
Gambar 2-7 Bergeraknya Sebuah Motor	26
Gambar 2.8 Kaidah Tangan Kanan Untuk Motor.....	27
Gambar 2.9 Konstruksi Dasar Motor DC	28
Gambar 2.10 Arah Putaran Motor DC.....	29
Gambar 3-1 Diagram Blok Rangkaian	33
Gambar 3.2 Gambar Sistem Rangkaian.....	35
Gambar 3.3 Driver Motor DC	37
Gambar 3.4 Driver Selenoid	39
Gambar 3.5 Driver Pompa	40
Gambar 3.6 Rangkaian Photodiode	43
Gambar 3.7 Rangkaian Penguat Elektroda	44
Gambar 3.8 XS95 BOARD V1.3	45
Gambar 3.9 State Machine Dari program XC95 PC 108	47
Gambar 3.10 Skematik Dari program XC95 PC 108	47
Gambar 3.11 Flowchart Program Utama	49

Gambar 3.12 Flowchart Software di PC	50
Gambar 4.1 Rangkaian Driver Motor DC.....	52
Gambar 4.2 Rangkaian Driver Selenoid	55
Gambar 4.3 Rangkaian Driver Pompa.....	57
Gambar 4.4 Rangkaian photodiode	59
Gambar 4.5 Rangkaian Elektroda.....	60
Gambar 4.4 Hasil Simulasi Perangkat Lunak XS95108-20 PC84	62

BAB I

PENDAHULUAN

1.1 Latar Belakang

Perkembangan ilmu pengetahuan dan teknologi saat ini semakin berkembang seiring dengan perkembangan jaman terutama di bidang elektronika. Salah satu perkembangan yang paling menonjol saat ini adalah perkembangan di bidang computer dan bidang industri. Suatu system yang ditangani oleh computer, semuanya akan terasa lebih mudah, lebih pintar lebih otomatis dan lebih praktis serta lebih efisien.

Melihat perkembangan di dalam dunia industri yang menuntut kita untuk bekerja secara cepat dan professional serta tingkat efisiensi yang tinggi. Karena persaingan pasar yang cukup ketat menuntut dunia industri untuk bisa menghasilkan produk dengan harga yang bisa bersaing. Salah satu cara yang harus ditempuh oleh perusahaan adalah efisiensi didalam proses produksi selain pengadaan bahan baku dan strategi pemasaran yang bagus. Salah satu dari proses produksi adalah bagaimana cara pengontrolan proses produksi yang bagus serta tidak melibatkan banyak tenaga untuk mengoperasikan mesin.

Salah satu alat yang dibutuhkan pada industri air dalam kemasan botol atau sejenisnya adalah konveyor pada proses mengisi air dalam botol

secara otomatis dengan sebuah mesin. Yang pengontrolannya dari sebagian industri masih dikendalikan manual dengan tenaga manusia. Bila fungsi ini bisa dikendalikan oleh sebuah computer (PC) maka akan dapat menghemat jumlah tenaga dan dengan ketelitian yang cukup tinggi, tentunya akan bisa meningkatkan efisiensi dan dapat menekan jumlah biaya produksi.

1.2. Tujuan

Adapun tujuan dari dari penulisan skripsi ini adalah untuk memudahkan pengontrolan dan memonitoring terhadap sebuah konveyor untuk mengisi air dalam botol secara langsung melalui sebuah personal computer (PC) berbasis CPLD dengan menggunakan XS95-Board V1.3 yang dapat dilakukan setiap saat. Alat ini dapat digunakan sebagai alternative terbaik yang mampu bekerja secara efektif dan efisien untuk meringankan kerja para petugas dan dapat menekan biaya operasional. Dapat bekerja dengan tingkat ketelitian yang tinggi dan mengurangi tingkat kesalahan.

1.3. Rumusan Masalah

Berdasarkan latar belakang diatas, maka rumusan masalah yang ditekankan adalah sebagai berikut :

1. Bagaimana merancang sebuah alat pengontrol konveyor untuk mengisi botol.

2. Bagaimana mengaplikasikan CPLD untuk mengontrol konveyor yang bias dikomunikasikan dengan sebuah personal computer (PC).
3. Bagaimana memanfaatkan komponen – komponen elektronika yang mendukung untuk membuat alat tersebut.
4. Bagaimana merencanakan perangkat lunak untuk mengontrol alat tersebut

1.4.Batasan Masalah

Sehubungan dengan masalah yang dihadapi dalam pembuatan skripsi ini, permasalahan hanya dibatasi, dengan tujuan untuk mencegah kemungkinan meluasnya masalah dan menyimpang dari masalah. Pembatas tersebut antara lain:

- ❖ Memanfaatkan teknologi CPLD XS95-Board V1.3 dengan menggunakan perangkat lunak Xilinx Foundation 2.1i.
- ❖ Menggunakan borland delphi 6 untuk membuat perangkat lunak dalam PC
- ❖ Tidak membahas catu daya

1.5. Metodologi

Metodologi penelitian yang dipakai dalam pembuatan skripsi ini adalah:

1. Studi literature
2. Perancangan dan pembuatan alat



BAB II

DASAR TEORI

2.1 Latar Belakang VHDL

VHSIC HDL (*Very High Speed Integrated Circuit Hardware Description Language*) disingkat VHDL, VHDL adalah sebagai bahasa perangkat keras, bahasa ini dapat menyediakan format yang lengkap dan mempresentasikan fungsi secara detail, serta bisa digunakan untuk suatu simulasi, verifikasi desain, pemodelan test, perancangan dari sistem digital.

VHDL terdiri dari simbol sederhana dan notasi yang dapat menggantikan diagram skematik dari suatu rangkaian digital serta bisa berupa program simulasi yang bisa digunakan untuk verifikasi desain atau untuk membuktikan perangkat keras secara otomatis.

Dalam pencarian untuk program alat bantu dokumen dan desain standar VHSIC, Departement Pertahanan Amerika Serikat (*United States Departement of Defense, DoD*) pada musim panas 1981 mensponsori *workshop* untuk HDL di Wood hole, Massachusett. *Workshop* ini diatur oleh Institute for Defense Analysis (IDA) untuk mempelajari bermacam-macam metoda deskripsi untuk hardware, keperluan standar bahasa, dan ciri-ciri yang diperlukan oleh bahasa standar tersebut.

Pada tahun 1983, Dod menetapkan bahasa VHDL, berdasarkan dari rekomendasi *workshop* di Wood hole tersebut. Ditahun 1986, VHDL diajukan sebagai standar IEEE. Stelah melalui berbagai revisi VHDL disetujui sebagai standar

IEEE 1076 pada desember 1987. Pada tahun 1988 Milsted 454 meminta agar semua ASIC dideskripsikan dalam VHDL, sehingga pada tahun 1993, IEEE 1076 diperbaharui menjadi IEEE 1164 dan pada tahun 1996 menjadi IEEE1076.3 standar sintesa VHDL.

2.1.1 Kelebihan Dan Fleksibilitas VHDL

Setiap simulasi didalam industri elektronika sudah seharusnya mempelajari VHDL untuk bisa berkompetisi dengan yang lain. Dengan perancangan VHDL, bisa membuat ribuan gerbang (*gate*) yang mana bila didesain dengan menggunakan skema atau persamaan *boole* membutuhkan waktu yang lama.

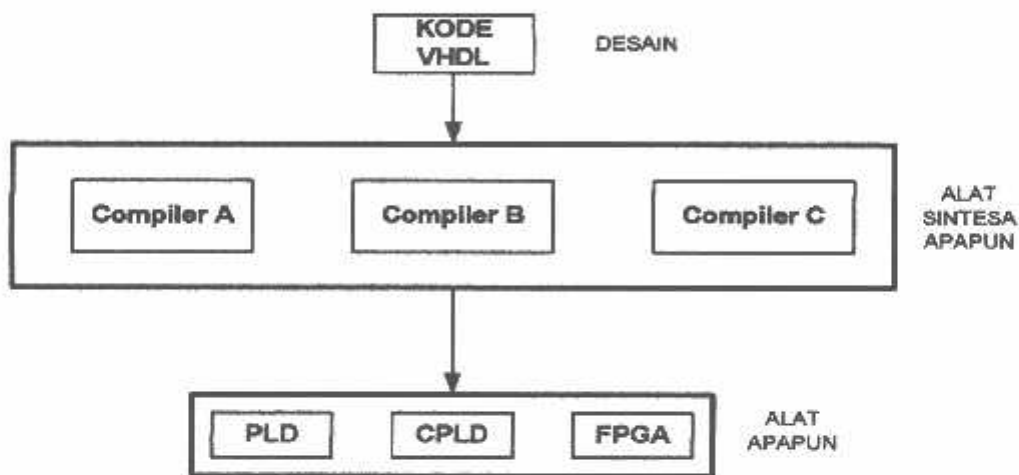
VHDL merupakan bahasa yang dapat digunakan untuk menuliskan kode deskripsi yang lebih efisien untuk mengontrol rangkaian logika sehingga bisa lebih kompleks. VHDL juga menyajikan pustaka desain (*design libraries*), yang dapat digunakan sebagai desain maupun simulasi.

2.1.2 Desain Alat Mandiri Dan Kecepatan Proses VHDL

VHDL memungkinkan untuk mendesain alat tanpa harus memilih terlebih dahulu pada alat apa yang akan didesain tersebut diimplementasikan, dengan demikian waktu yang ada dapat dikonsentrasikan pada desainnya. VHDL juga bisa untuk menggunakan berbagai macam deskripsi desain.

2.1.3 Portabilitas dan Kemampuan *Benchmark*

Karena VHDL merupakan standar dari setiap deskripsi desain sehingga dapat dipakai untuk berbagai macam simulasi dan sintesa. VHDL memungkinkan untuk mendesain alat dengan *architecture* alat maupun sintesa yang berbeda-beda tidak perlu memilih terlebih dahulu yang menggunakan CPLD atau FPGA. Desain dan sintesa dilakukan terlebih dahulu, baru dipilih IC. Sehingga IC-IC yang ada bisa saling dibandingkan untuk memperoleh IC yang paling tepat untuk desain.



Gambar 2-1

Portabilitas Antar Kompiler dan Desain ¹⁾

Dengan tingkat efisiensi yang dihasilkan oleh VHDL, maka setiap produk yang dibuat bisa memiliki fungsi seperti yang diharapkan, sehingga IC yang dibuat menjadi spesifik. Dengan VHDL maka kecepatan proses dapat ditingkatkan dan biaya

¹⁾ XS95 Board V1.3 User Manual

untuk desain dapat ditekan. Sebuah IC PLD dapat menggantikan banyak IC logika biasa, bahkan IC ASIC dapat menggantikan sampai 100.000 buah gerbang (gate).

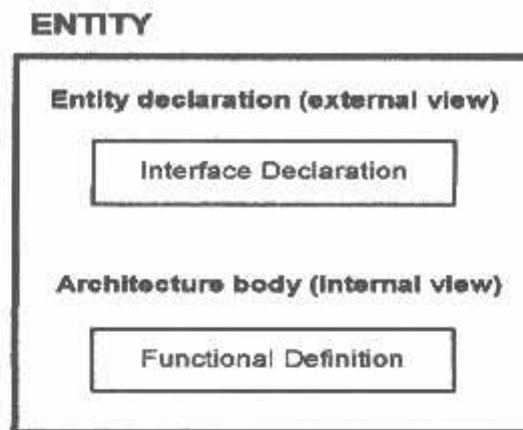
2.2 Entity dan Architecture

Dalam pembuatan desain VHDL, bergantung pada alat bantu (tools) yang digunakan, antara perusahaan satu dengan yang lain berbeda-beda, ada alat bantu yang dapat menghasilkan kode VHDL dari skema rangkaian ada juga yang tidak. Tetapi pada dasarnya, kode VHDL merupakan kode berbasis teks, yang bisa dibuat dengan menggunakan berbagai macam program kata (word processor) seperti notepad, edit, ws, dan ms word.

Azas bangunan dari desain entity VHDL terdiri dari 2 unsur, yaitu :

1. *Entity declaration*
2. *Architecture body*

Desain entity merupakan abstraksi dari suatu desain yang menggambarkan suatu sistem secara lengkap.



Gambar 2.2

Hubungan Antar Desain *Entity* dan *Architecture Body* ²⁾

2.2.1 *Entity Declaration*

Entity declaration menggambarkan I/O dari desain *entity*. *Entity declaration* analog dengan skematik simbol yang menjelaskan hubungan komponen dalam suatu desain. Signal I/O di *Entity declaration* didefinisikan sebagai port yang analog dengan pin dari skematik simbol.

Struktur penulisan *entity declaration* harus mengandung unsur *name* dan *port declaration*, sedangkan *port declaration* menjelaskan nama-nama pin I/O rangkaian digital dari suatu desain. *Direction (mode)* menjelaskan kondisi I/O dan data type menjelaskan tipe data yang digunakan (sesuai dengan standar IEEE 1076/1164).

Ada 4 macam *direction (mode)*, yaitu ;

²⁾ XS95 Board V1.3 User Manual

1. *IN* merupakan *Unidirection* data input (Aliran data berasal dari luar *entity* masuk kedalam *entity*).
2. *OUT* merupakan *Unidirection* data output (Aliran data berasal dari dalam *entity* keluar *entity*).
3. *BUFFER* merupakan data output dengan *internal feedback*. (Digunakan sebagai *port* dan *driver* dengan *architecture*, serupa dengan mode *OUT* tetapi juga berfungsi sebagai *internal feedback* bukan *Bidirection port*).
4. *INOUT* merupakan *Bidirection signal*. (*Signal driver* dapat berasal dari dalam atau luar *entity*, menggunakan mode *INOUT* ini untuk signal yang benar-benar *Bidirectional*, kalau tidak akan mengurangi kemampuan membaca kode sehingga sulit menentukan sumber signal).

Ada 2 macam Data type yang digunakan berdasarkan standar IEEE, yaitu :

1. Berdasarkan standar IEEE 1076/93, yaitu : *Boolean*, *Bit*, *Bit_vector* dan *Integer*.
2. Berdasarkan standar IEEE 1164, yaitu *Std_Ulogic*, *std_Logic* dan *std_Logic Vector*.

Structure penulisan *Entity Declaration*

Description
Entity entity_name is
Port (


```

[signal]{identifier{,identifier}:[mode]

signal_type

[signal]{identifier{,identifier}:[mode]

signal_type});

End [Entity][Entity_name];

```

Aturan penulisan *identifier*, yaitu :

1. Karakter pertama harus *alphabetic* dan tidak boleh *numeric*.
2. Pada karakter terakhir tidak boleh tanda ‘_’.
3. Dua tanda ‘-’ sebagai pemisah tidak diperbolehkan.

Signal adalah *wire* yang menghubungkan antar komponen dimana dapat berfungsi sebagai input atau output dan juga sebagai *state of memory element*.

2.2.2 Architecture Body

Architecture Body dalam sebuah *entity* berfungsi untuk mendeskripsikan apa yang akan dilakukan atau proses apa yang akan dikerjakan oleh perangkat keras yang didesain.

Architecture Body berhubungan erat dengan *Entity declaration* didalam desain *entity* VHDL. *Architecture body* menggambarkan fungsi dari *entity* yang sekaligus menjelaskan fungsi dari *entity* . Jika *entity declaration* ditampilkan sebagai kotak hitam yang mana input dan output itu diketahui sedangkan apa yang ada didalam kotak itu tidak diketahui, maka *architecture body* itu adalah isi dari kotak hitam tersebut.

Sedangkan didalam *architecture body* ada beberapa jenis, antara lain :

1. *Structural description*
2. *Data flow description*
3. *Behavioral description*

Penjelasan dari masing-masing *architecture body*, yaitu :

1. *Structural description*

Perencanaan didasarkan pada pemakaian komponen (*logical gate*) pada *library* dan hubungan antar komponen-komponen tersebut (*a set of interconnected component*).

2. *Data flow description*

Perencanaan berdasarkan pada proses data *transfer* (dari *signal* atau dari input ke output tanpa *statement sequential*) yang merupakan sekumpulan dari *concurent assignment statement*. Perbedaan utama antara *data flow* dengan *behavioral* adalah yang satu menggunakan proses yang lain tidak. Penulisan persamaan pada data flow lebih ringkas dan mudah yaitu menggunakan *conditional signal assignment (when-else) statement*. Data

flow menggunakan *concurrent assignment* lebih disukai dari pada proses dan *sequential statement*.

3. Behavioral description

Perencanaan didasarkan pada proses pengerjaan *statement* antar input dan output secara *sequential/berurutan/step by step* dengan menggunakan *statement sequential (a set of sequential statement)*. Keuntungan dari *behavioral description* yang merupakan *high level description* adalah kita tidak perlu memfokuskan pada *gate level* pada desain implementasi tetapi kita fokuskan pada usaha mengakuratkan model fungsi. Proses *statement* dimulai dengan sebuah label yang diikuti dengan tanda ':' kemudian kata 'process' dan *sensitivity list* dan dibawahnya diikuti dengan *sequential statement*, setelah bagian *sequential statement* selesai diakhiri dengan 'end process' dan label process.

Yang termasuk *sequential statement*, antara lain :

- a. *Process statement*
- b. *If-then-else statement*
- c. *Case-when statement*
- d. *For-loop statement*
- e. *While-loop statement*

Struktur penulisan *Architecture Body*

Description		
Architecture	architecture_name	of
entity_name is		
Type_declaration		
signal_declaration		
constan_declaration		
alias_declaration		
subprogram_declaratio		
begin		
{process_statement		
concurent_signal_asignment_statement		
component_instantion_statement		
generate_statement}		
End [architecture][architecture_name];		

2.2.3 Declaration a Component

Library adalah suatu tempat *directory* yang dipanggil pada saat kita mengkompile yang format desain unit kita mungkin sebuah *vendor specific format*.

Kita biasanya menggunakan 2 *library* dalam desain kita yaitu :

- *IEEE library*
- *Work library*

IEEE Library tempat menyimpan desain unit IEEE standar seperti *package std_1164* dan *numeric_std*. Dalam perintahnya kita menggunakan *library clause* : *library IEEE; Work library* tempat menyimpan desain unit yang kita rancang, setelah kita merancang desain unit dan desain tersebut ingin di gunakan kembali maka kita dapat menempatkannya dalam *library work*, untuk keperluan desain yang lebih besar lagi.

Packages adalah desain unit yang dapat digunakan untuk membuat *type*, *component*, *function* dan deklarasi lain untuk desain unit lain. Sebuah *package* terdiri dari sebuah *package declaration* dan *option package body*. Penulisannya adalah : **Use library_name. Package_name.item;**

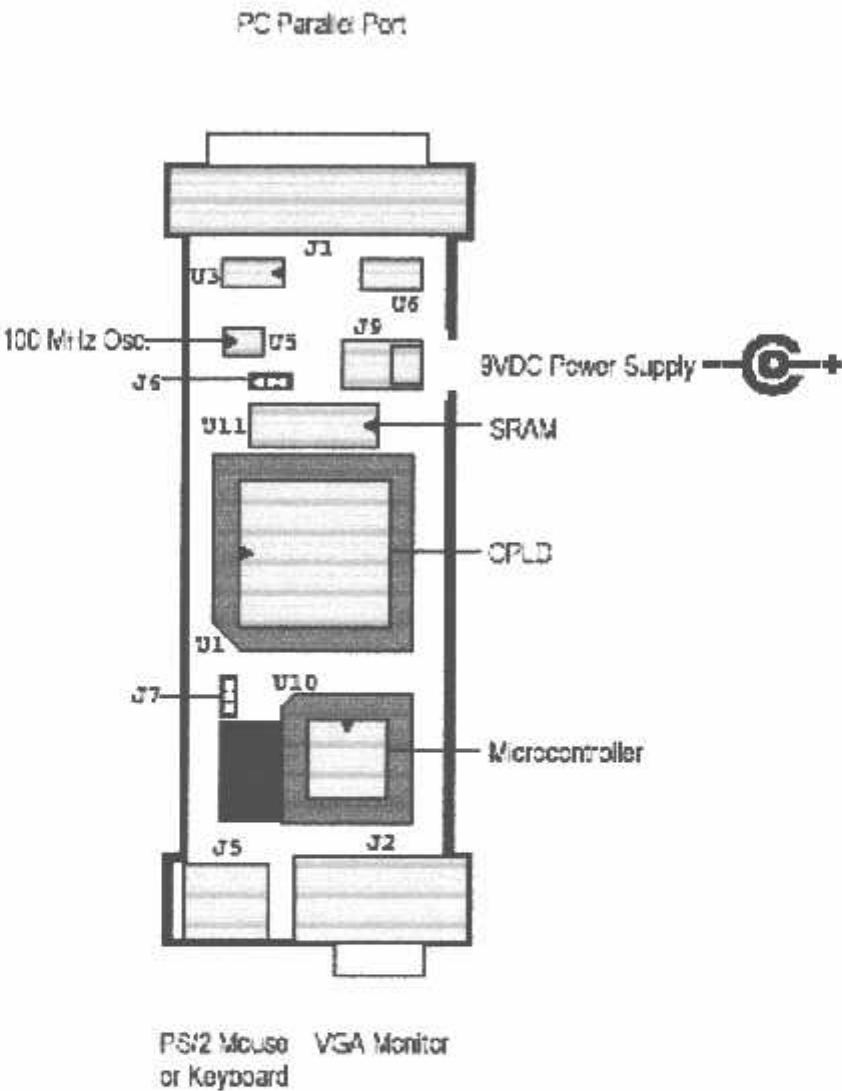
Package declaration digunakan untuk mendeklarasikan item-item seperti: **Signal, type dan component.**

Signal menyatakan *wire-wire* yang menghubungkan antar komponen, *type* mendefinisikan *state* pada *state machine* dan *component* digunakan untuk memanggil *library component*. *Entity declaration*, *Architecture body* dan *package declaration* semuanya desain unit yang digabung dalam satu *file*. Karena *Entity declaration* dan *package declaration* merupakan desain unit utama maka dipisah dalam *library* dan *use*.

2.3. XS95 Board V1.3

XS95 Board V1.3 adalah suatu *board* yang didalamnya terdiri dari sebuah IC CPLD XC95108-PC84 dan beberapa komponen pendukung lainnya. XS95 Board

Versi 1.3 ini adalah produksi dari XESS Corporation. Berikut ini adalah gambar XS95 Board V1.3 :



Gambar 2-3

XS95 Board V1.3 ³⁾

³⁾ XS95 Board V1.3 User Manual

2.3.1. IC CPLD XC95108-PC84

IC CPLD XC95108-PC84 adalah IC PLD buatan Xilinx, yang memiliki spesifikasi sebagai berikut :

- Delay waktu dari pin ke pin sebesar 7,5 nS dengan frekuensi maksimum 125 MHz.
- Didalamnya terdapat 108 *macrocell* dengan 2400 *gate*.
- Tegangan catu daya sebesar 5 V sampai 7 V.
- Arus keluaran maksimum 24 mA.
- Memiliki dua mode tegangan I/O yaitu 3,3 V dan 5 V.
- Memiliki 84 pin yang terdiri dari :
 - 3 pin I/O/GCK adalah pin *Input/Output/Global Clock*
 - 2 pin I/O/GTS adalah pin *Input/Output/Global 3-State Control*.
 - 1 pin I/O/GSR adalah pin *Input/Output/Global Set-Reset*.
 - 3 pin V_{CCINT} 5V adalah pin input tegangan catu daya untuk *internal logic* dan *input buffer*.
 - 2 pin V_{CCIO} 3,3V/5V adalah pin input mode tegangan I/O.
 - 6 pin GND.
 - 4 pin JTAG adalah pin untuk pemrograman.
 - 69 pin I/O adalah pin Input/Output, 6 pin diantaranya termultipleks dengan pin GCK, GTS dan GSR.

2.3.2. DS1075Z100 - 100 MHz Osilator

XS95 Board V1.3 memiliki sebuah IC osilator pulsa kotak yang dapat diprogram. Frekuensi maksimum yang bisa dihasilkan oleh IC ini adalah 100MHz. Frekuensi ini bisa diturunkan dengan cara membagi dengan faktor 1,2,...sampai 2052 yang akan menghasilkan frekuensi dari 100 MHz, 50 MHz,...sampai 48,7 KHz. Untuk memprogram IC ini digunakan perangkat lunak GXSETCLK.

2.3.3. Mikrokontroller 8031

Mikrokontroller yang ada didalam XS95 Board V1.3 adalah keluarga 8031 produksi Winbond. Mikrokontroller ini dimaksudkan untuk aplikasi desain yang menggabungkan dua teknologi dengan bahasa HDL (*Hardware Description Language*) dan SDL (*Software Description Language*) .

2.3.4. SRAM

SRAM (*Static Random Access Memory*) yang terpasang memiliki kapasitas sebesar 128KB digunakan untuk mengirim dan menerima data dari dan ke mikrokontroller.

2.3.5. Seven Segment

Untuk kepentingan tertentu disediakan sebuah *seven segment common catode* yang terhubung langsung dengan CPLD.

2.3.6. Konektor VGA/Monitor

Secara paralel 8 pin CPLD yang terhubung ke *seven segment* terhubung juga ke konektor VGA/Monitor. Konektor ini disediakan untuk kepentingan aplikasi yang berhubungan dengan pengendalian monitor.

2.3.7. Konektor PS/2

CPLD juga dapat mengakses *clock* dan data dari sebuah *keyboard* atau *mouse* melalui sebuah konektor PS/2.

2.3.8. Konektor PC Paralel Port

8 bit pin paralel port terhubung ke CPLD melalui konektor PC paralel port untuk kepentingan pemrograman XS95 Board V1.3 juga untuk mengakses 8 pin I/O CPLD

2.4. Port Pararel

Untuk menghubungkan alat yang lain dengan komputer, maka perlu diberi tambahan berupa port paralel atau port serial. Pada port paralel data dikirim dalam format paralel (sekaligus 8 bit) sehingga data dapat dikirim dengan cepat. Namun diperlukan banyak kabel dan tidak dapat dipakai untuk jarak jauh.

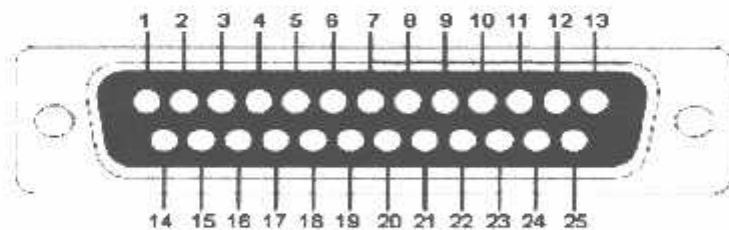
Karena alat tidak akan diletakkan jauh dari komputer, maka kita gunakan port paralel saja. Disamping lebih cepat, pemrograman port paralel lebih mudah bila dibandingkan dengan pemrograman port serial.

Port paralel biasanya terletak pada video adapter atau di multi I/O card. Port paralel diberi nama LPT0, LPT1, dan LPT2 yang memiliki alamat sendiri – sendiri.

LPT1 atau port printer sebenarnya terdiri dari tiga bagian besar yang masing – masing diberi nama sesuai dengan tugasnya dalam melaksanakan tugas percetakan, tiga bagian tersebut adalah DP, PC, dan PS. DP (Data Port) digunakan oleh komputer dalam hal ini CPU untuk mengirimkan data biner dari karakter (dalam standart ASCII) yang harus dicetak oleh printer. PC mempunyai tugas mengirimkan kode – kode pengontrol dari CPU ke printer, misalnya printer kehabisan kertas atau kertas telah keluar maka suatu kode status harus dikirimkan ke CPU agar pengiriman data karakter dihentikan untuk memberikan kesempatan memasukkan kertas.

DP, PC, dan PS sebenarnya adalah port – port 8 bit namun hanya DP yang benar – benar port 8 bit. Sedangkan untuk PC, PS hanya beberapa bit saja yang dibutuhkan dalam proses percetakan maka bit – bit yang lain tidak digunakan yang berarti hanya beberapa bit dari port – port ini yang dapat kita manfaatkan untuk keperluan pengontrolan nanti. Perlu diingat pula bahwa DP dan PC adalah port baca/tulis (read / write) sedangkan PS adalah port baca saja (read only).

Slot DB-25 dapat dilihat dari gambar dibawah ini :



Gambar 2.4

KONFIGURASI SLOT DB-25 ⁴⁾

⁴⁾ Interfacing Port Paralel dan Port Serial dengan Visual Basic 6.0 Hal.50

Tabel 2.1 ALAMAT REGISTER PORT PADA LPT1 ⁵⁾

LPT1	ALAMAT REGISTER
Data Port (DP)	378H
Printer Control (PC)	379H
Printer Status (PS)	37AH

Definisi bit – bit port control (PC) adalah sebagai berikut:

Tabel 2.2 DEFINISI BIT-BIT PRINTER CONTROL ⁶⁾

Printer Control	Nama	Sifat
PC-0	Strobe	Inverting
PC-1	Autofeed	Inverting
PC-2	Init	normal
PC-3	Select In	Inverting
PC-4	IRQ-7 Enable	normal
PC-5 PC-7	Tidak Dipakai	

Sifat PC yang inverting, berarti bila logika PC tinggi, pada konektor DB25 akan berlogika rendah dan demikian juga sebaliknya. Definisi bit – bit dalam port status (PS) adalah sebagai berikut:

Tabel 2.3 DEFINISI BIT-BIT PRINTER STATUS ⁷⁾

Printer Status	Nama	Sifat
PS-0...PS-2	Tidak Dipakai	
PS-3	Error	Normal
PS-4	Select	Normal
PS-5	Paper End	Normal
PS-6	Acknowledge	Normal
PS-7	Budy	inverting

^{5),6),7)} Bereksperimen Dengan Mikrokontroler 8031 Hal.116

Letak Data Port (DP), Port Status (PS), dan Port Control (PC) pada konektor DB-25 adalah sebagai berikut:

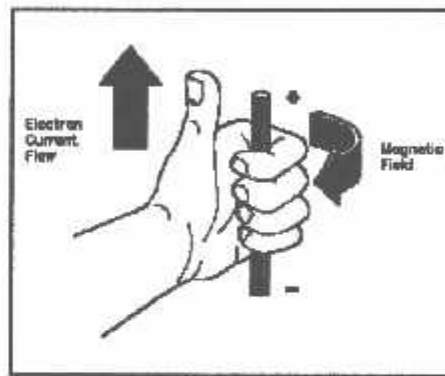
Tabel 2.4 KONFIGURASI LETAK PIN PADA DB-25 ⁸⁾

Nama	Letak Pin Pada DB-25
DP-0	2
DP-1	3
DP-2	4
DP-3	5
DP-4	6
DP-5	7
DP-6	8
DP-7	9
PS-3	15
PS-4	13
PS-5	12
PS-6	10
PS-7	11
PC-0	1
PC-1	14
PC-2	16
PC-3	17
Ground	18 – 25

⁸⁾ Bereksperimen Dengan Mikrokontroler 8031 Hal.116

2.5. Motor DC

Setiap arus yang mengalir melalui sebuah konduktor akan menimbulkan medan magnet. Arah medan magnet dapat ditentukan dengan kaidah tangan kiri. Ibu jari tangan menunjukkan arah aliran arus listrik sedangkan jari-jari yang lain menunjukkan arah medan magnet yang timbul, seperti yang ditunjukkan oleh gambar berikut :



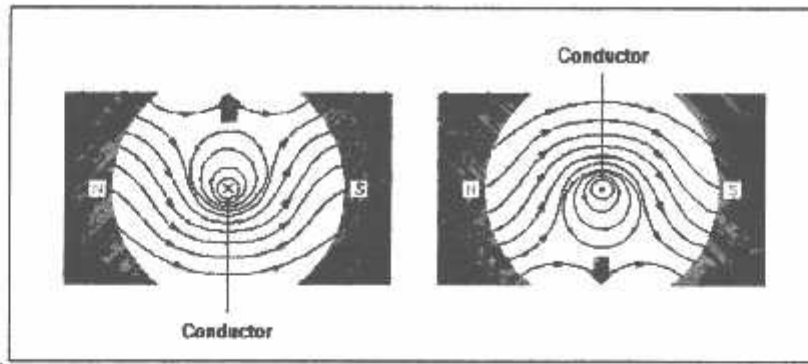
Gambar 2-5.

Kaidah Tangan Kiri ⁹⁾

Jika suatu konduktor yang dialiri arus listrik ditempatkan dalam sebuah medan magnet, kombinasi medan magnet akan ditunjukkan oleh gambar 2-4. Arah aliran arus listrik dalam konduktor ditunjukkan dengan tanda “x” atau “.”. Tanda “x” menunjukkan arah arus listrik mengalir menjauhi pembaca gambar, tanda “.”

menunjukkan arah arus listrik mengalir mendekati pembaca gambar

⁹⁾www.globalspec.com/FeaturedProducts/SearchResults?criteria=DC%20Motors



Gambar 2-6.

Konduktor Berarus Listrik Dalam Medan Magnet ¹⁰⁾

Pada gambar sebelah kiri, arah medan magnet pada sisi atas yang dihasilkan oleh konduktor berlawanan dengan arah medan magnet yang dihasilkan oleh magnet permanen. Sementara pada sisi sebelah bawah, arah medan magnet yang dihasilkan oleh konduktor searah dengan arah medan magnet yang dihasilkan oleh magnet permanen. Dengan kata lain, pada sisi sebelah atas kerapatan fluks magnet lebih sedikit dari pada sisi sebelah bawah. Sebuah gaya dorong akan menyebabkan konduktor bergerak ke sisi sebelah atas.

Pada gambar sebelah kanan, arah medan magnet pada sisi atas yang dihasilkan oleh konduktor searah dengan arah medan magnet yang dihasilkan oleh magnet permanen. Sementara pada sisi sebelah bawah, arah medan magnet yang dihasilkan

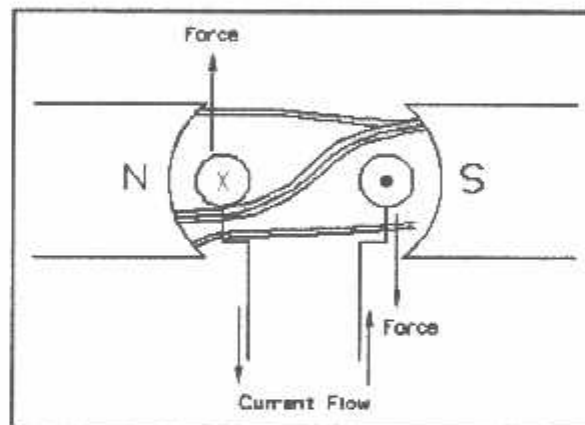
oleh konduktor berlawanan dengan arah medan magnet yang dihasilkan oleh magnet permanen. Dengan kata lain, pada sisi sebelah

¹⁰⁾www.globalspec.com/FeaturedProducts/SearchResults?criteria=DC%20Motors

bawah kerapatan fluks magnet lebih sedikit dari pada sisi sebelah atas. Sebuah gaya dorong akan menyebabkan konduktor bergerak ke sisi sebelah bawah.

Pada sebuah motor dc, konduktor dibentuk menjadi sebuah loop sehingga ada dua bagian konduktor yang berada didalam medan magnet pada saat yang sama, seperti diperlihatkan pada gambar 2-5.

Konfigurasi konduktor seperti ini akan menghasilkan distorsi pada medan magnet utama dan menghasilkan gaya dorong pada masing-masing konduktor. Pada saat konduktor di tempatkan pada rotor, gaya dorong yang timbul akan menyebabkan rotor berputar searah dengan jarum jam, seperti diperlihatkan pada gambar dibawah ini:

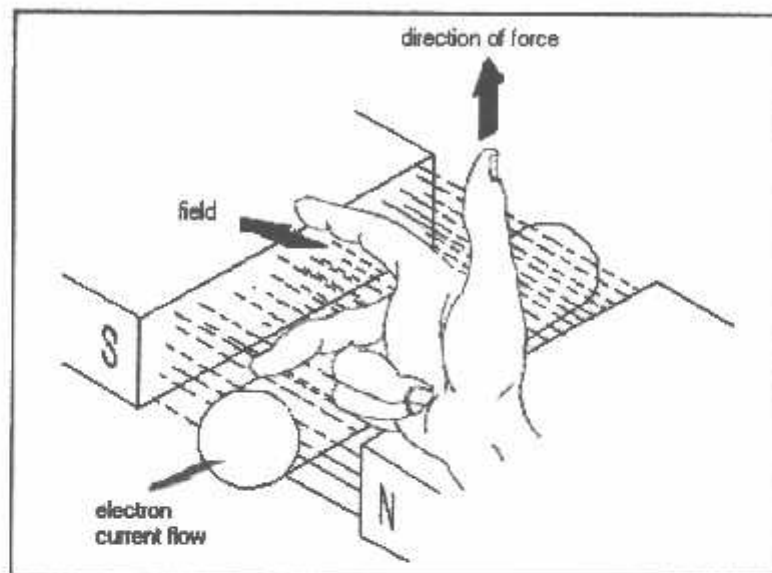


Gambar 2-7.

Bergeraknya Sebuah Motor ¹¹⁾

¹¹⁾ www.globalspec.com/FeaturedProducts/SearchResults?criteria=DC%20Motors

Sebuah cara lagi untuk menunjukkan hubungan antara arus listrik yang mengalir didalam sebuah konduktor, medan magnet dan arah gerak, adalah kaidah tangan kanan untuk motor seperti yang diperlihatkan pada gambar dibawah ini:



Gambar 2.8

Kaidah Tangan Kanan Untuk Motor ¹²⁾

Kaidah tangan kanan untuk motor menunjukkan arah arus yang mengalir didalam sebuah konduktor yang berada dalam medan magnet. Jari tengah menunjukkan arah arus yang mengalir pada konduktor, jari telunjuk menunjukkan arah medan magnet dan ibu jari menunjukkan arah gaya putar. Adapun besarnya gaya yang bekerja pada konduktor tersebut dapat dirumuskan dengan :

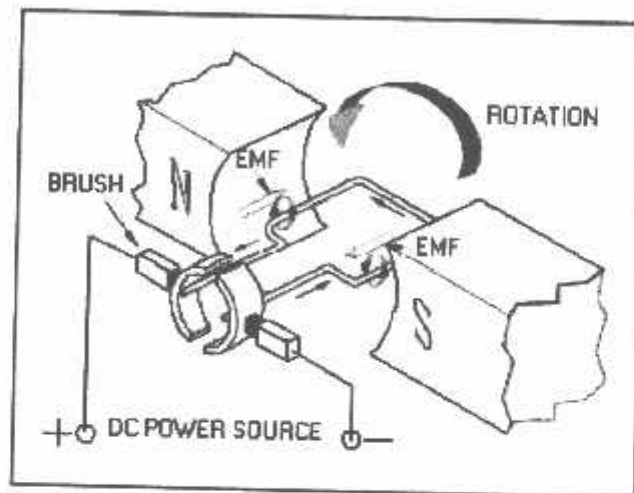
$$\mathbf{F} = \mathbf{B} \times \mathbf{I} \times \mathbf{L} \quad (\text{Newton})$$

¹²⁾ www.globalspec.com/FeaturedProducts/SearchResults?criteria=DC%20Motors

Dimana : B = kerapatan fluks magnet (weber)

L = panjang konduktor (meter)

I = arus listrik (ampere)



Gambar 2.9

Konstruksi Dasar Motor DC ¹³⁾

Pada gambar diatas tampak sebuah konstruksi dasar motor dc, pada gambar diatas terlihat bahwa pada saat terminal motor diberi tegangan dc, maka arus elektron akan mengalir melalui konduktor dari terminal negatif menuju ke terminal positif. Karena konduktor berada diantara medan magnet, maka akan timbul medan magnet juga pada konduktor yang arahnya seperti terlihat pada gambar diatas. Arah garis

gaya medan magnet yang dihasilkan oleh magnet permanen adalah dari kutub utara menuju ke selatan. Sementara pada konduktor yang dekat dengan kutub selatan, arah garis gaya magnet disisi sebelah bawah searah dengan garis gaya magnet permanen.

¹³⁾ www.globalspec.com/FeaturedProducts/SearchResults?criteria=DC%20Motors

untuk membentuk fluk magnetik dan menimbulkan rangkaian magnetik. Dalam suatu kondisi rangkaian listrik loop tertutup yang mungkin bagian arus listrik. Rangkaian magnet bditunjukkan oleh garis putus-putus untuk menyediakan bagian flug magnet, yang mengalir melalui frame,pluges,stop. Timbulnya medan magnet menimbulkan frame inti besi dan pluges magnetisasi dari materi inti besiterjadi ketika menginduksi materi pada tepi magnet.yang terotorisasi atau terletak pada taraf yang sama,sehingga menyediakan suatu bagian bereaktansi rendah bagi fluk magnet. Continuitas magnet celah yang dihasilkan ketika bagian besar pluges menjadi terpolarisasi karena terpengaruh suatu penggerak,berlaku sebagai kutub utama di bagian atas daroi stop sebagai kutub selatan.tipe dari polarisasi dan magnetik ini menimbulkan aktifitas dari stop sebagai kutub selatan. Tipe dari polarisasi dan magnetik ini menimbulkan aktifitas dari stop dan pluges. Dimana bergerak bebas secara aksial.

BAB III

PERANCANGAN DAN PEMBUATAN ALAT

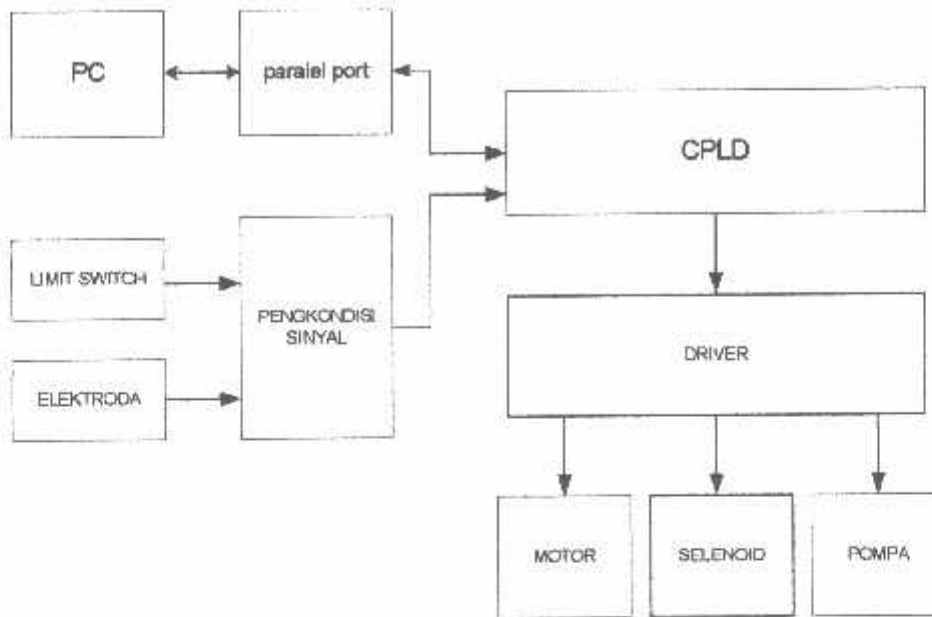
3.1. Pendahuluan

Pada bab ini akan dibahas tentang perancangan dan pembuatan alat pembuatan konveyor untuk pengisian botol yang dikomunikasikan melalui pc berbasis CPLD xs95-board v 1.3. Perancangan dan pembuatan alat tersebut meliputi perancangan perangkat keras dan perangkat lunak sebagai system pengontrol yang digunakan.

Pada perancangan perangkat keras tersebut diperlukan alat/rangkaian penunjang guna menjadikan sebuah rangkaian yang utuh dalam pelaksanaan yang diinginkan. Rangkaian penunjang tersebut antara lain rangkaian cpld xs 95-board v 1.3, driver, dan sensor. Sedangkan penunjang perangkat lunak berupa program software sebagai pengendali dari cara kerja alat itu sendiri.

3.2. Perencanaan dan pembuatan perangkat keras

Pada perencanaan dan pembuatan perangkat keras ini dapat dijelaskan melalui blok diagram dibawah ini.



Gambar 3-1
Diagram Blok Rangkaian

Fungsi dari masing-masing blok adalah sebagai berikut :

- ❖ PC
Berfungsi sebagai pemberi perintah pada konveyor dan untuk merekam data botol yang telah diisi.
- ❖ Paralel port
Berfungsi sebagai jalur komunikasi antara PC dan CPLD
- ❖ Photo dioda
Berfungsi sebagai pendeteksi obyek yang melintas
- ❖ Elektroda

Berfungsi untuk mendeteksi apakah air dalam botol sudah penuh

❖ Pengkondisi Sinyal

Berfungsi untuk mengkondisikan tegangan sinyal inputan yang keluar dari sensor supaya dapat dibaca oleh CPLD

❖ CPLD

Sebagai pengolah data dari inputan juga berfungsi memberikan perintah pada alat sesuai dengan program yang kita buat.

❖ Driver

Merupakan rangkaian yang berfungsi untuk mendrive kerja dari alat sesuai perintah dari CPLD.

❖ Motor

Berfungsi untuk menggerakkan sabuk pada konveyor.

❖ Selenoid

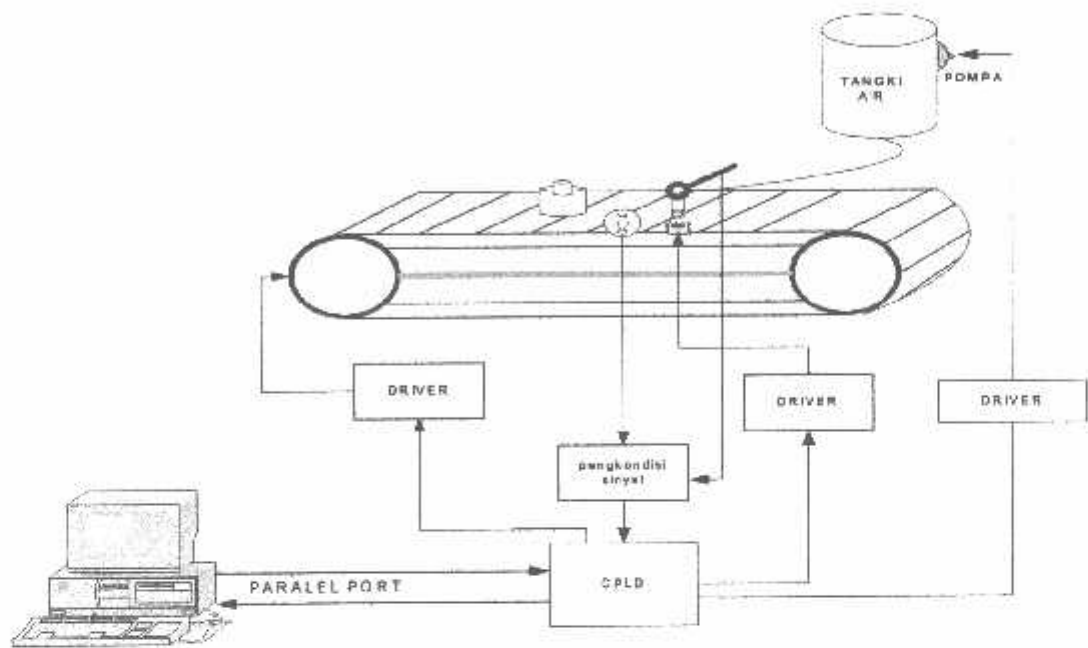
Berfungsi untuk mengatur naik turun dari lubang penisian.

❖ Pompa

Berfungsi untuk memompa air yang diisikan ke dalam botol.

3.2.1. Prinsip kerja rangkaian

Prinsip kerja dari rangkaian dapat di jelaskan melaluigambar sistem berikut ini:



Gambar 3.2

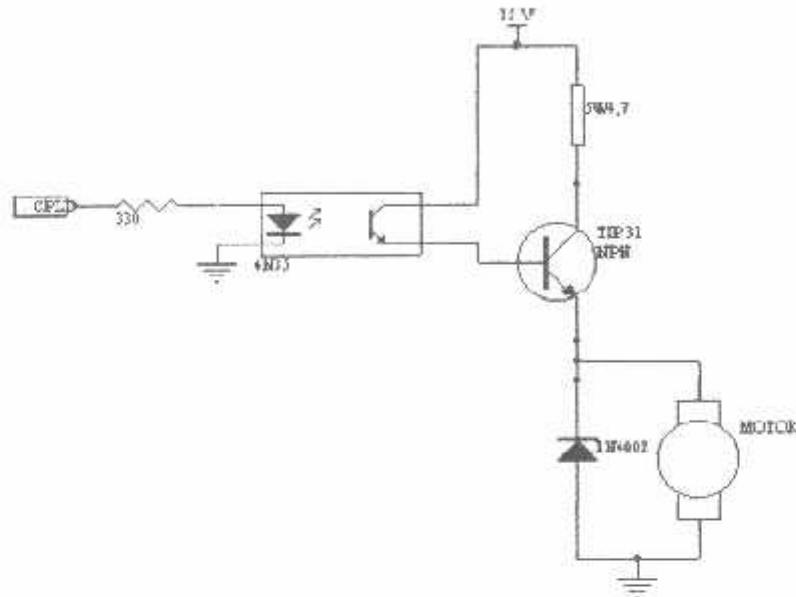
Gambar Sistem Rangkaian

Dari gambar diagram blok diatas dapat dilihat bahwa antara PC dan CPLD saling berhubungan timbal balik,hal ini menunjukkan bahwa PC dan CPLD saling dikomunikasikan. PC berfungsi untuk memberi instruksi ke CPLD dan untuk memonitoring data yang masuk dari sensor yang berada pada konveyor yang telah dikirim ke CPLD. Antara PC dan CPLD dihubungkan melalui jalur parallel port, data yang dikirim dari PC berupa data digital 8 bit yang akan dibaca oleh CPLD begitu juga sebaliknya. CPLD dengan

menggunakan XS95-Board V1.3 berfungsi sebagai otak yang mengatur semua kerja dari system yang berada pada konveyor, semua data yang masuk dari konveyor akan langsung dimonitoring oleh computer menjadi sebuah data base yang bisa langsung dilihat. Didalam konveyor sendiri terdapat blok diagram sub system. Diantaranya adalah motor berfungsi untuk menjalankan konveyor yang lamanya dapat dikontrol langsung dari PC, motor ini akan dikendalikan oleh sebuah driver. Blok selanjutnya adalah sensor yang berfungsi untuk mendeteksi botol yang lewat, jika ada botol yang lewat maka akan dideteksi oleh sensor dan datanya akan dikirim ke CPLD dan diolah menjadi sebuah instruksi baru. Solenoid akan bekerja sesuai dengan instruksi dari CPLD sesuai data yang telah diperoleh dari sensor, solenoid adalah alat elektromekanis yang bisa merubah energi listrik menjadi energi mekanis, energi mekanis ini yang nantinya dimanfaatkan untuk pengisian air didalam botol. Pompa berfungsi untuk memompa air yang akan diisikan ke dalam botol.

3.2.2. Perancangan Driver Motor DC

Perancangan driver motor DC ditunjukkan pada gambar dibawah ini:



Gambar 3.3

Driver Motor DC

Motor DC dalam perancangan ini berfungsi sebagai penggerak sabuk konveyor. Dalam rangkaian driver ini digunakan optoisolator tipe 4N35 dan sebuah transisitor TIP31. Untuk membuat optoisolator aktif diperlukan arus forward $I_f = 10 \text{ mA}$ (data sheet) tegangan forward $V_f = 1,5 \text{ Volt}$. Sehingga besar nilai R1 dapat dihitung sebagai berikut :

$$\begin{aligned} R1 &= \frac{5 - 1,5}{10\text{mA}} \\ &= 350 \, \Omega \end{aligned}$$

Dalam perancangan ini digunakan resistor dengan nilai 330 Ω . Didalam 4N35 terdapat transistor jenis NPN yang dapat dipicu oleh cahaya LED, transistor ini peka terhadap cahaya sehingga bisa disebut juga foto transistor. Bila LED menyala maka pada basis transistor akan terjadi loncatan elektron yang akan menimbulkan arus basis dan membuat I_c (arus kolektor) mengalir ke emiter (I_e) atau transistor menjadi saturasi.

Pada tip31 dipasang beban 5W4,7 Ω , dari beban tersebut diperoleh arus pada collector sebesar:

$$P = V \times I$$

$$I = P / V$$

$$I = 5 / 12$$

$$I_c = 0.416$$

Untuk mencari arus basis I_b dapat dicari dengan menggunakan rumus sebagai berikut :

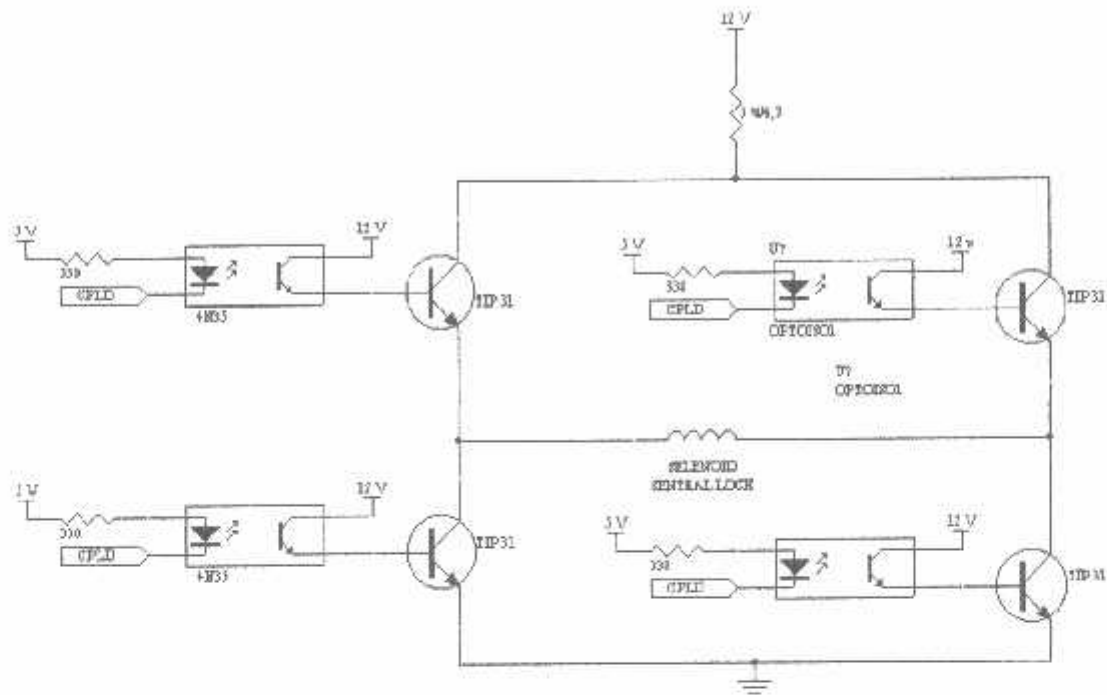
$$I_b = I_c / h_{fe} \quad h_{fe} = 40 \text{ kali (data sheet).}$$

$$I_b = 0.416 / 40$$

$$I_b = 0.0104A$$

$$= 10.4 \text{ mA}$$

3.2.3. Driver selenoid



Gambar 3.4

Driver Selenoid

Selenoid dalam perancangan ini digunakan sebagai alat mekanis yang mengatur naik turunnya kran untuk pengisian air ke dalam botol. Didalam perancangan driver ini digunakan 4 buah optoisolator dan 4 buah TIP31. Ini dimaksudkan untuk mengatur polaritas di dalam selenoid karena selenoid ini bekerja dua arah.maka polaritasnya harus bergantian. Jika bekerja ke arah maju maka opto 1 dan 3 yang aktif, dan jika bekerja ke arah mundur maka opto 2 dan 4 yang aktif.

Pada tip31 dipasang beban 5W 4,7Ω, dari beban tersebut diperoleh arus pada colector sebesar:

$$P = V \times I$$

$$I = P / V$$

$$I = 5 / 12$$

$$I_c = 0.416$$

Untuk mencari arus basis I_b dapat dicari dengan menggunakan rumus sebagai berikut :

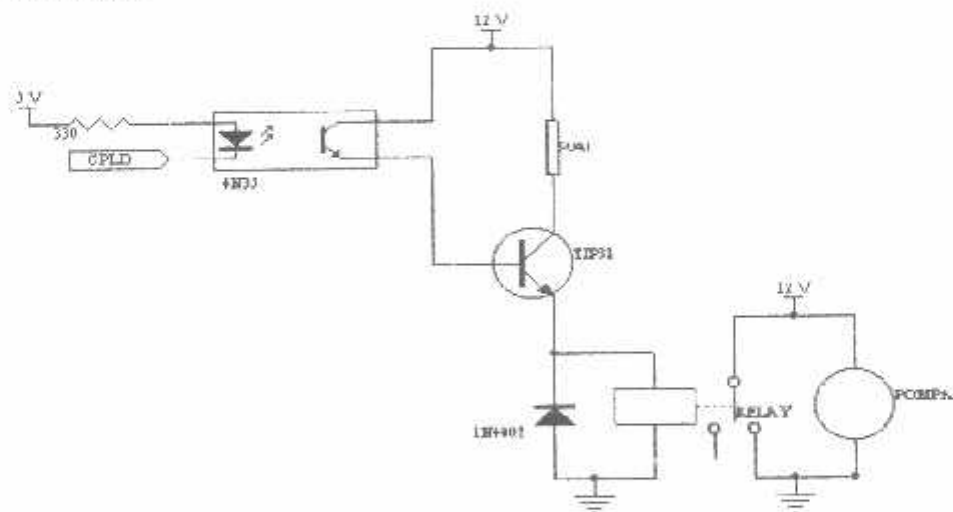
$$I_b = I_c / h_{fe} \quad h_{fe} = 40 \text{ kali (data sheet).}$$

$$I_b = 0.416 / 40$$

$$I_b = 0.0104A$$

$$= 10.4 \text{ mA}$$

3.2.4. Driver pompa



Gambar 3.5

Driver Pompa

Untuk menggerakkan pompa diperlukan rangkaian driver, dalam rangkaian driver pompa ini menggunakan relay untuk menggerakkan pompa. Dan digunakan optoisolator tipe 4N35 dan sebuah transistor TIP31. Untuk membuat optoisolator aktif diperlukan arus forward $I_f = 10 \text{ mA}$ tegangan forward $V_f = 1,5 \text{ Volt}$. Sehingga besar nilai R_1 dapat dihitung sebagai berikut :

$$R_1 = \frac{5 - 1,5}{10 \text{ mA}}$$

$$= 350 \Omega$$

Dalam perancangan ini digunakan resistor dengan nilai 330Ω . Didalam 4N35 terdapat transistor jenis NPN yang dapat dipicu oleh cahaya LED, transistor ini peka terhadap cahaya sehingga bisa disebut juga foto transistor. Bila LED menyala maka pada basis transistor akan terjadi loncatan elektron yang akan menimbulkan arus basis dan membuat I_c (arus kolektor) mengalir atau transistor menjadi saturasi.

Pada tip31 dipasang beban $5W4,7\Omega$, dari beban tersebut diperoleh arus pada collector sebesar:

$$P = V \times I$$

$$I = P / V$$

$$I = 5 / 12$$

$$I_c = 0.416$$

Untuk mencari arus basis I_b dapat dicari dengan menggunakan rumus sebagai berikut :

$$I_b = I_c / h_{fe} \quad h_{fe} = 40 \text{ kali (data sheet).}$$

$$I_b = 0.416 / 40$$

$$I_b = 0.0104 \text{ A}$$

$$= 10.4 \text{ mA}$$

Untuk mencari arus basis I_b dapat dicari dengan menggunakan rumus sebagai berikut :

$$I_b = I_c / h_{fe} \quad h_{fe} = 40 \text{ kali (data sheet).}$$

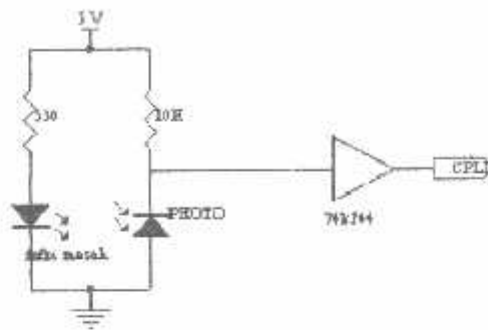
$$I_b = 1.031 / 40$$

$$I_b = 0.0257 \text{ A}$$

$$= 25.7 \text{ mA}$$

3.2.5. Rangkaian photodiode

Photodiode disini berfungsi sebagai pendeteksi botol jika ada botol yang lewat maka akan memotong cahaya infra merah yang masuk ke photodiode dan resistansi photodiode akan naik sehingga arus akan mengalir ke CPLD



Gambar 3.6

Rangkaian Photodiode

Pada perancangan dan pembuatan perangkat keras disini, dimana sumber tegangan V_{cc} yang dipakai sebesar 5V dan agar dioda infra merah dapat memancarkan sinar inframerah diperlukan arus sebesar 15 mA. Sehingga R dapat dihitung dengan menggunakan rumus :

$$V = I \cdot R$$

Dimana V = Sumber Tegangan

I = Arus

R = Hambatan

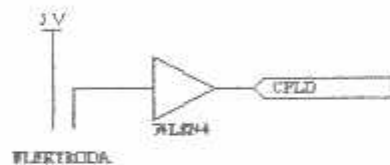
Pada infra merah

$$\begin{aligned} R &= V_{cc} / I_{IR} \\ &= 5 / 15 \times 10^{-3} \\ &= 333\Omega \end{aligned}$$

Karena hambatan dipasaran 333Ω dipasaran tidak ada maka digunakan hambatan yang mendekati yaitu 330Ω . Sedangkan pada photodiode diperlukan arus sebesar $0,5\text{ mA}$ sehingga besarnya R dapat dihitung:

$$\begin{aligned} R &= V_{cc} / I_{PD} \\ &= 5 / 0,5 \times 10^{-3} \\ &= 10\text{ K}\Omega \end{aligned}$$

3.2.6. Rangkaian penguat tegangan elektroda

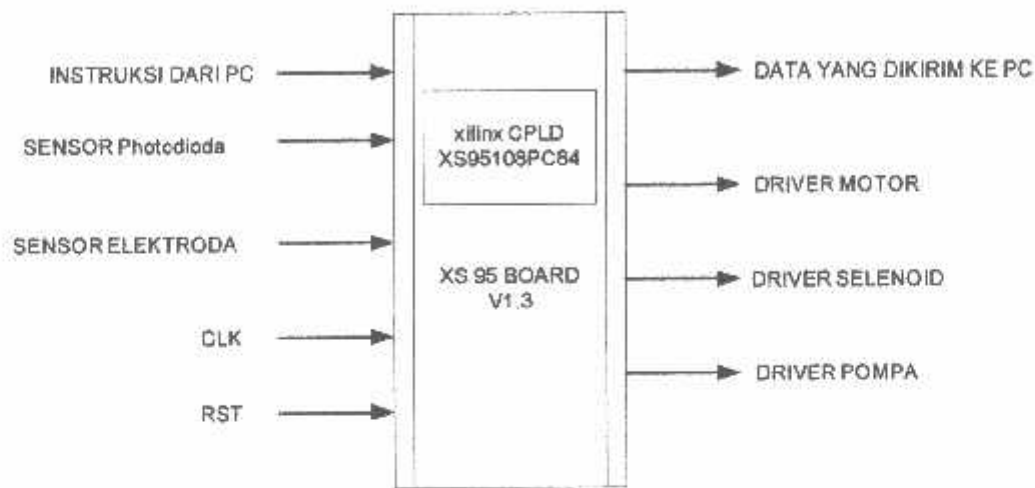


Gambar 3.7

Rangkaian Penguat Elektroda

karena tegangan yang dihasilkan oleh sensor elektroda masih terlalu kecil maka diperlukan sebuah penguatan untuk dapat dibaca oleh CPLD. Untuk penguatan digunakan IC 74244 yang merupakan buffer untuk inputan ke CPLD

3.2.7. XS95 BOARD V1.3



Gambar 3.8

XS95 BOARD V1.3

Pada gambar diatas kaki-kaki yang dipakai pada IC CPLD95108-20 PC84 adalah:

- Kaki,2,3dan 5 sebagai inputan data 4 bit dari PC sebagai instruksi start dan stop
- Kaki 79 dan 80 merupakan inputan yang dihubungkan ke sensor,dalam hal ini sensor limit swict dan sensor elektroda sebagai pendeteksi keberadaan botol dan pendeteksi isi botol.

- o Kaki 65,67,68 dan 69 merupakan outputan XS95108-20PC84 yang dihubungkan sebagai inputan rangkaian driver motor,driver selenoid,driver pompa.
- o Kaki 50,51,52 dan 53 merupakan outputan XS95108-20PC84 yang dihubungkan ke PC sebagai inputan data 4 bit yang nantinya akan tampilkan dan disimpan sebagai data

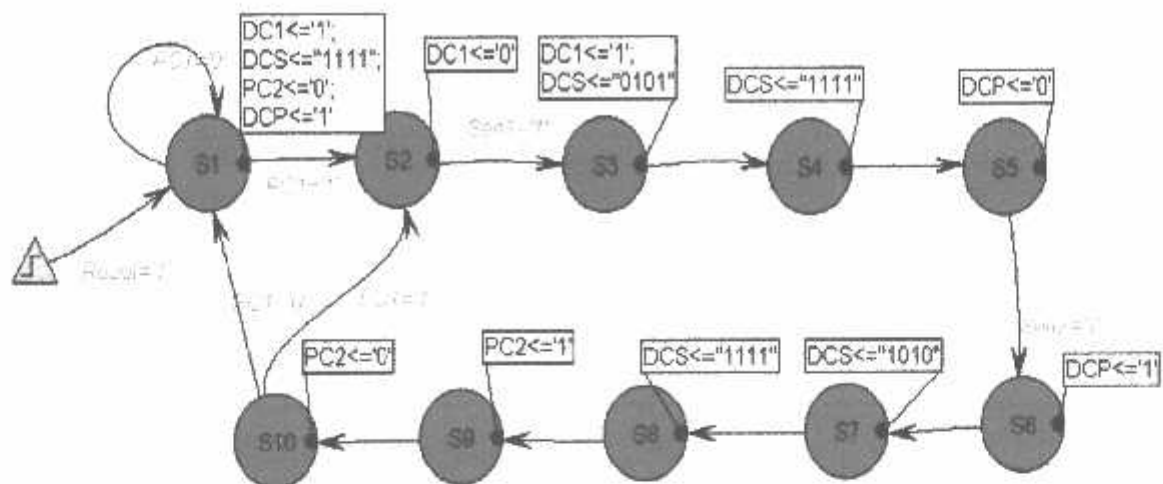
3.3. Perancangan Perangkat Lunak (Software)

3.3.1. Mendesain Flowchart

Mendesain flowchart sebelum membuat suatu program sangatlah penting,sehingga program yang akan dirancang sedemikian rupa dapat dimaksimalkan. Untuk mengkonfigurasi IC CPLD XC95108-20-PC84 yang terdapat didalam XS95 Board V1.3, diperlukan sebuah file dengan ekstensi.svf. Untuk dapat menghasilkan file ini menggunakan software Xilinx Foundation Series 2.1i. Perancangan software ini menggunakan dua metode perancangan yaitu :

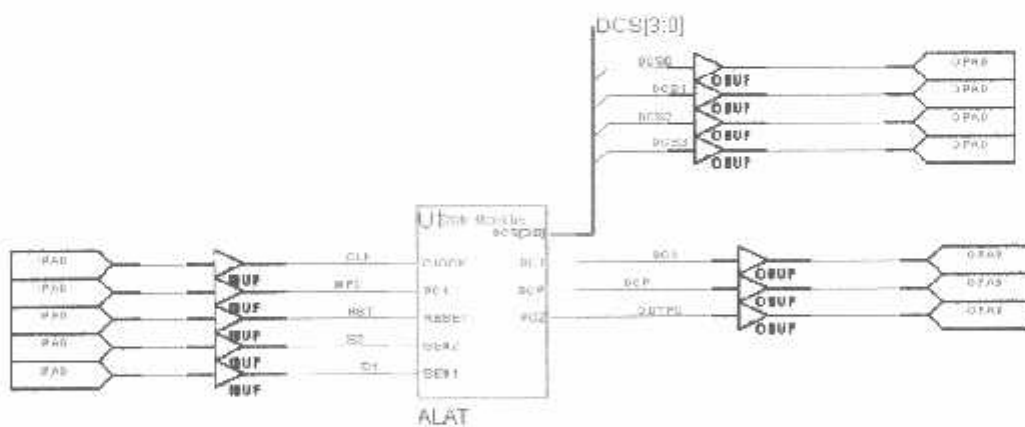
1. *Finite State Machine*
2. *Skematik*

Kemudian desain tersebut akan disintesis, disimulasi dan kemudian akan dihasilkan file dengan ekstensi.sfv. File ini akan diimplementasikan ke IC CPLD XC95108-20-PC84 yang ada di dalam XS95 Board V1.3 dengan menggunakan software GXSLoad.



Gambar 3.9

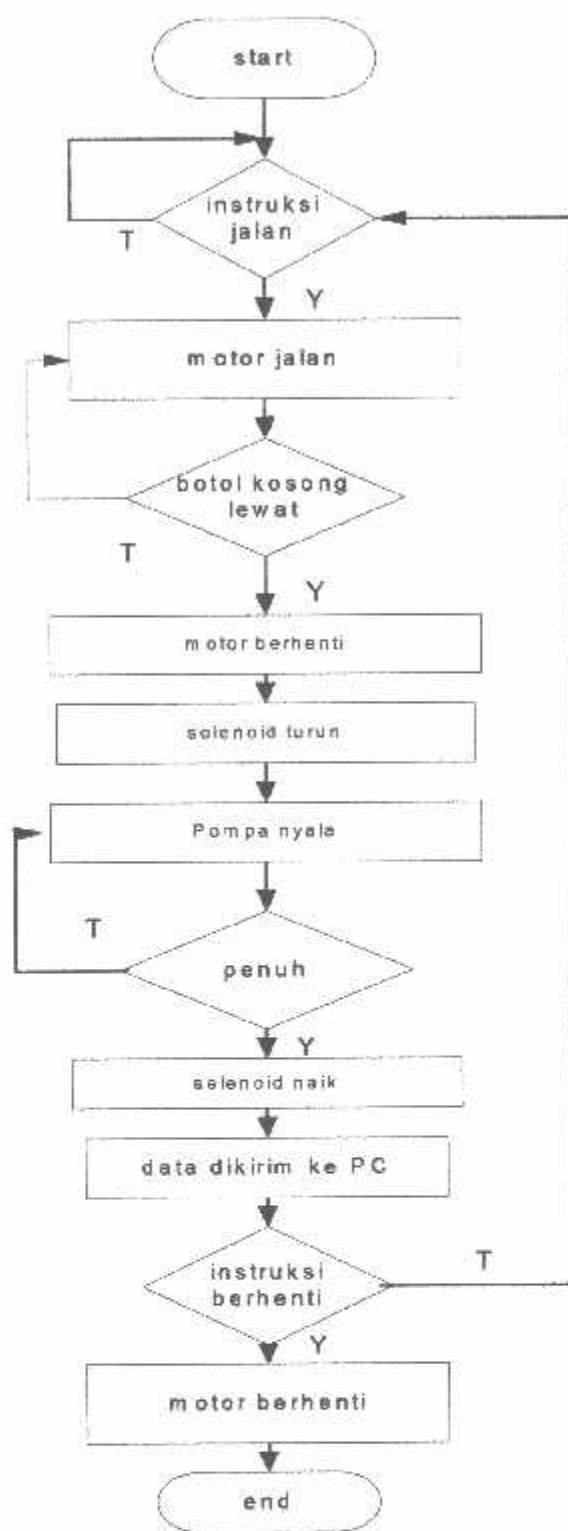
State Machine Dari program XC95 PC 108



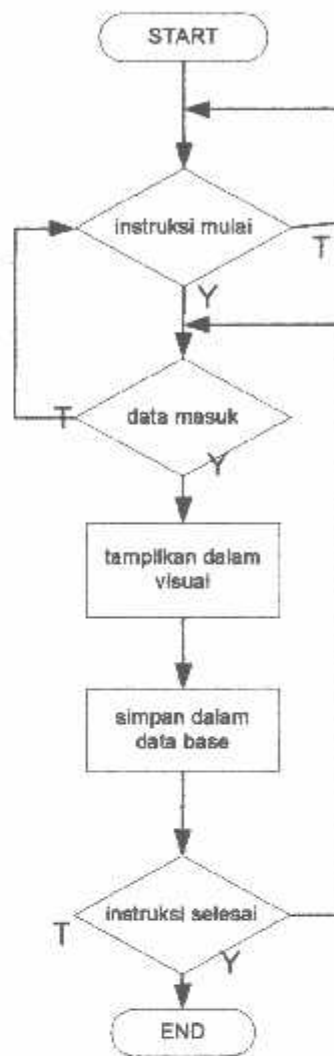
Gambar 3.10

Skematik Dari program XC95 PC 108

Untuk membuat komunikasi antara komputer (PC) dengan hardware diperlukan suatu software pendukung. Untuk membuat software tersebut digunakan bahasa pemrograman borland delphi 6. Software yang dibuat ini bias berkomunikasi dengan perangkat dari luar, software ini digunakan untuk memberi instruksi pada hardware dan untuk menyimpan data dalam data base, dari data hasil yang telah di inputkan ke dalam PC.



Gambar 3.8
Flowchart Program Utama



Gambar 3.9
Flowchart Software di PC



BAB IV

PENGUJIAN ALAT

4.1. Pendahuluan

Pada bab ini akan dibahas mengenai pengujian tentang alat yang telah dibuat. Hal ini dilakukan untuk mengetahui kekurangan untuk kerja dari sistem yang telah dibuat, sehingga dapat diketahui apakah alat tersebut dapat bekerja sesuai dengan yang telah direncanakan. Dalam rangka pengujian alat tersebut diuraikan percobaan yang dilakukan untuk mengetahui respon dari keseluruhan alat yang telah dirancang.

Untuk mengetahui kemampuan alat dan sistem kerja sesuai dengan program yang telah dibuat maka dilakukan pengujian pada alat dan sistem kerja alat dengan prosedur pengujian sebagai berikut:

1. Pengujian perangkat keras
2. pengujian perangkat lunak

4.2. Pengujian Perangkat Keras

Tujuan pengujian yang dilakukan terhadap sistem adalah sebagai berikut:

- Mengetahui kerja dari motor dc
- Mengetahui kerja dari solenoid
- Mengetahui kerja dari pompa
- Mengetahui kerja dari sensor.

4.2.1. Pengujian Motor DC

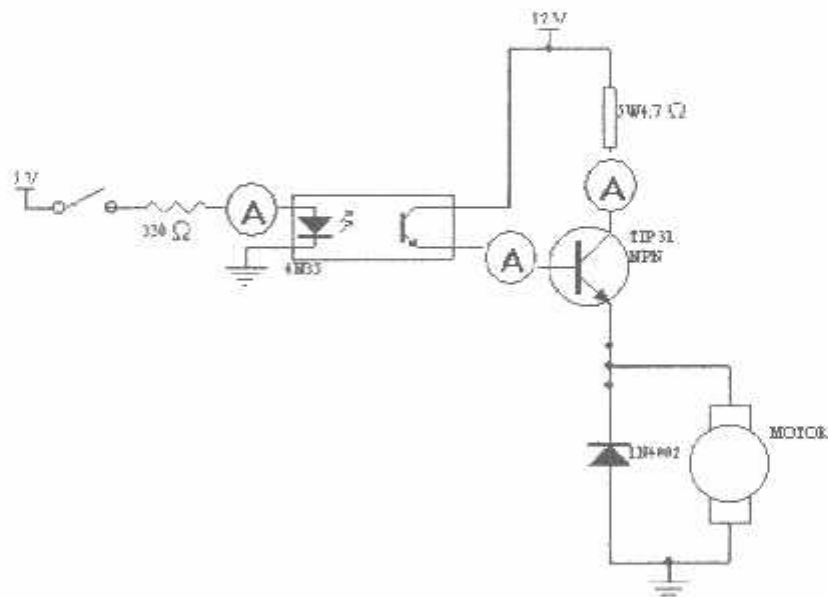
Tujuan dari pengujian Motor DC adalah untuk mengetahui kerja yang dihasilkan oleh motor DC dan arus yang dipakai untuk memperoleh kerja yang optimal.

- **Peralatan yang digunakan**

1. Rangkaian driver motor DC
2. sumber tegangan 5V dan 12 V
3. Multimeter Sanwa CD800

- **Prosedur pengujian**

1. Membuat rangkaian driver motor DC seperti gambar 4.1



Gambar 4.1
Rangkaian Driver Motor DC

2. Menghubungkan sumber tegangan 5V untuk menyalakan led yang ada pada optoisolator 4N25 dan 12 V yang dihubungkan pada kaki phototransistor dan transistor TIP 31,
3. Melakukan pengukuran arus I_c dan I_b pada TIP 31 dan I_f pada 4N25

• **Analisa HasilPengujian**

Dari hasil pengujian dapat diketahui bahwa motor akan berputar jika pada kaki optoisolator 4N25 diberi tegangan 5V dan bila todak dikasih tegangan maka motor akan berhenti. Berikut ini adalah tabel output dari pengujian Driver motor

Tabel 4.1. Data Output Rangkaian Driver Motor

No	INPUT	OUTPUT (putar motor)
1	0	Berhenti
2	1	Berputar

Tabel 4.2 hasil pengukuran dan perhitungan I_c dan I_b pada TIP31

TIP 31						
No	I_c pengukuran	I_c perhitungan	Error %	I_b pengukuran	I_b perhitungan	Error %
1	0.34 A	0.416A	18.26	18.35 mA	25,7 m A	28.5
2	0.35A	0.416A	15.86	18.33mA	25,7 m A	28.6
3	0.35A	0.416A	15.86	18.32mA	25,7 m A	28.7
4	0.36A	0.416A	13.46	18.32mA	25,7 m A	28.7
5	0.35A	0.416A	15.86	18.34mA	25,7 m A	28.6
Rata-rata			15.86	Rata-rata		28.62

Tabel 4.3 hasil pengukuran dan perhitungan I_f pada 4N25

No	I_f Pengukuran (mA)	I_f Perhitungan (mA)	Error (%)
1	9.58	10	4.2
2	9.57	10	4.3
3	9.57	10	4.3
4	9.57	10	4.3
5	9.56	10	4.4
Rata-rata			4.3

4.2.2. Pengujian Selenoid

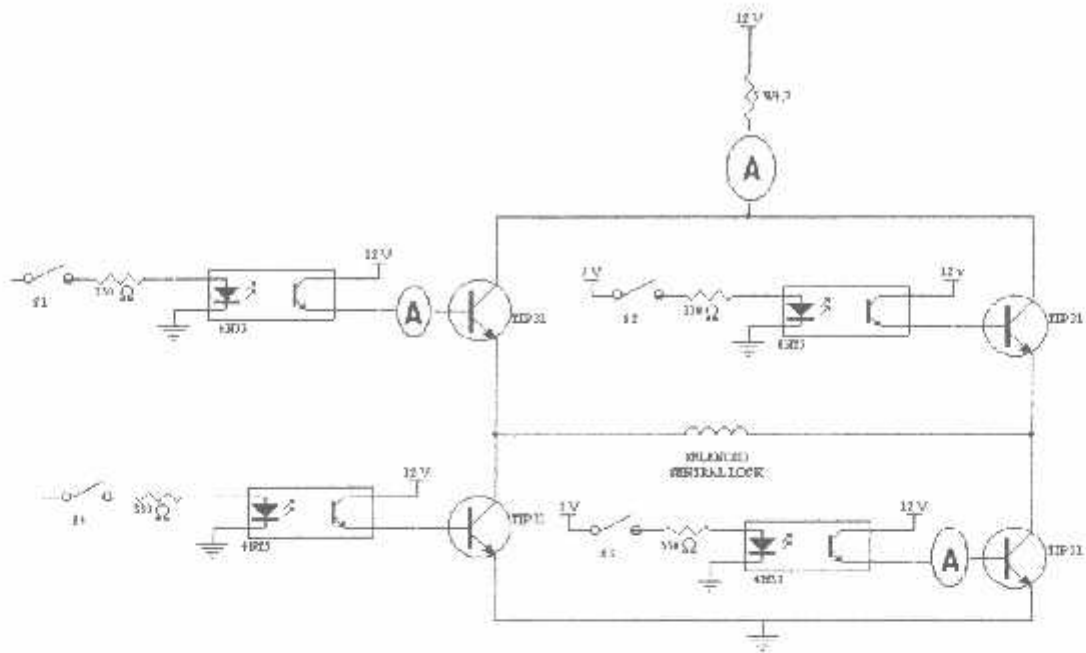
Tujuan dari pengujian Selenoid adalah untuk mengetahui kerja yang dihasilkan oleh selenoid.

- **Peralatan yang digunakan**

1. Rangkaian driver Selenoid
2. Sumber tegangan 5V dan 12 V
3. Multimeter Sanwa CD800

- **Prosedur pengujian**

1. Membuat rangkaian driver Selenoid seperti gambar 42:
2. Menghubungkan sumber tegangan 5V untuk menyalakan led yang ada pada optoisolator 4N25 dan 12 V yang dihubungkan pada kaki phototransistor dan transistor TIP 31.
3. Menghubungkan sumber tegangan 5V pada optoisolator secara bergantian pada opto 1 dan 3 dengan 2 dan 4.



Gambar 4.2
Rangkaian Driver Selenoid

- Analisa Hasil Pengujian

Dari hasil pengujian driver selenoid dapat diperoleh data sebagai berikut:

Tabel 4.4 Data output driver Selenoid

No	S 1	S 2	S 3	S 4	Out put (putar Selenoid)
1	0	0	0	0	Berhenti
2	0	1	0	1	Menarik keatas
3	1	0	1	0	Menarik kebawah

Dari tabel diatas dapat dilihat bahwa jika opto isolator 1 dan optoisolator 3 diberi tegangan maka selenoid akan naik keatas dan jika optoisolator 2 dan optoisolator 4 diberi tegangan maka akan turun kebawah. Selain inputan tersebut maka selenoid akan diam atau tidak bekerja.

Tabel 4.5 hasil pengukuran dan perhitungan Ic dan Ib pada TIP31

TIP 31						
No	Ic pengukuran	Ic perhitungan	Error %	Ib pengukuran	Ib perhitungan	Error %
1	0.37 A	0.416A	11.05	18.35 mA	25,7 m A	28.5
2	0.38A	0.416A	8.65	18.38mA	25,7 m A	28.4
3	0.38A	0.416A	8.65	18.39mA	25,7 m A	28.4
4	0.36A	0.416A	13.46	18.38mA	25,7 m A	28.4
5	0.37A	0.416A	11.05	18.38mA	25,7 m A	28.4
Rata-rata			10.57	Rata-rata		28.4

Tabel 4.6 hasil pengukuran dan perhitungan If pada 4N25

No	If Pengukuran (mA)	If Perhitungan (mA)	Error (%)
1	9.58	10	4.2
2	9.57	10	4.3
3	9.56	10	4.4
4	9.57	10	4.3
5	9.57	10	4.3
Rata-rata			4.3

4.2.3. Pengujian Pompa

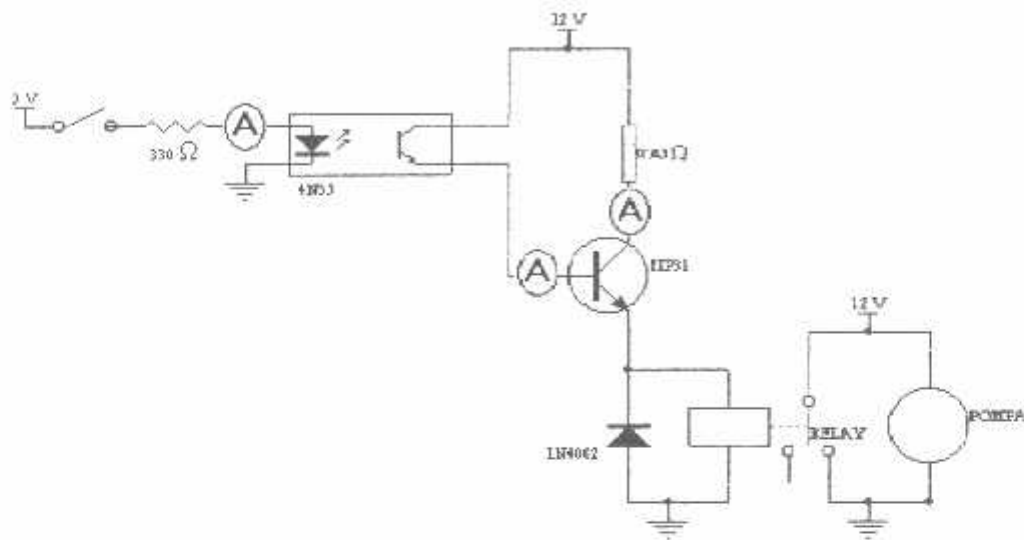
Tujuan dari pengujian Pompa adalah untuk mengetahui kerja yang dihasilkan oleh Pompa

• Peralatan yang digunakan

- 1. Rangkaian driver Pompa
- 2. Sumber tegangan 5V dan 12 V
- 3. Multi meter Sanwa CD800

• **Prosedur pengujian**

1. Membuat rangkaian driver Pompa seperti gambar 4.3:



Gambar 4.3

Rangkaian Driver Pompa

2. Menghubungkan sumber tegangan 5V untuk menyalakan led yang ada pada optoisolator 4N25 dan 12 V yang dihubungkan pada kaki phototransistor dan transistor TIP 31.
- 3.

• **Analisa Hasil Pengujian**

Dari hasil pengujian dapat diketahui bahwa pompa akan berputar jika pada kaki optoisolator 4N25 diberi tegangan 5V dan bila tidak dikasih tegangan maka pompa akan berhenti. Berikut ini adalah tabel output dari pengujian Driver pompa

Tabel 4.7. Data Output Rangkaian Driver Pompa

No	INPUT	OUTPUT (pompa)
1	0	Berhenti
2	1	Bekerja

Tabel 4.8 hasil pengukuran dan perhitungan I_c dan I_b pada TIP31

TIP 31						
No	I_c pengukuran	I_c perhitungan	Error %	I_b pengukuran	I_b perhitungan	Error %
1	0.37 A	0.416A	11.05	18.35 mA	25,7 m A	28.5
2	0.38A	0.416A	11.05	18.38mA	25,7 m A	28.4
3	0.38A	0.416A	8.65	18.39mA	25,7 m A	28.4
4	0.36A	0.416A	13.46	18.38mA	25,7 m A	28.4
5	0.37A	0.416A	11.05	18.38mA	25,7 m A	28.4
Rata-rata			11.052	Rata-rata		28.4

Tabel 4.9 hasil pengukuran dan perhitungan I_f pada 4N25

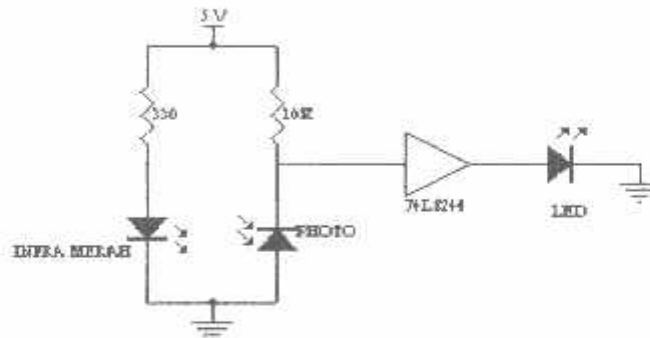
No	I_f Pengukuran (mA)	I_f Perhitungan (mA)	Error (%)
1	9.58	10	4.2
2	9.57	10	4.3
3	9.56	10	4.4
4	9.57	10	4.3
5	9.57	10	4.3
Rata-rata			4.3

4.2.4. Pengujian Sensor Photodiode

Tujuan dari pengujian photodiode adalah untuk mengetahui sinyal yang dihasilkan oleh photo diode untuk mendeteksi keberadaan botol, yang sinyal nya akan dikirim ke CPLD.

- **Prosedur pengujian**

1. membuat rangkaian seperti gambar 4.4
2. memberi penghalang diantara photodiode dan inra merah
3. menghubungkan output yang terhubung pada CPLD dengan sebuah led sebagai indikator



Gambar 4.4

Rangkaian photodiode

- **Analisa Hasil Pengujian**

Jika antara photodiode dan infra led tidak diberi penghalang maka led mati dan jika diberi pehalang maka led akan nyala. Berikut adalah tabel output dari pengujian

Tabel 4.10. Hasil pengujian photodiode

No	Input	Output (led)
1	Tampa penghalang	0
2	Dengan penghalang	1

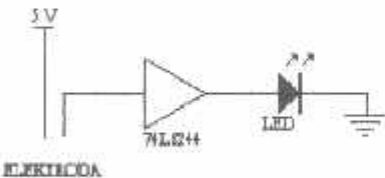
Tabel 4.11 Hasil pengujian arus pada infra merah dan photodioda

NO	Infra led			Photo dioda		
	Pengukuran	perhitungan	Error (%)	Pengukuran	Perhitungan	Error (%)
1	16.67	15 mA	16.6	0.44 mA	0.5 mA	15.3
2	16.66	15 mA	16.7	0.45 mA	0.5 mA	13.4
3	16.69	15 mA	16.5	0.43 mA	0.5 mA	17.3
4	16.66	15 mA	16.7	0.45mA	0.5 mA	13.4
5	16.67	15 mA	16.6	0.45 mA	0.5 mA	13.4
Rata-rata			16.62	Rata-rata		14.56

4.2.5. Pengujian Sensor Elektroda

Tujuan dari pengujian elektroda adalah untuk mengetahui sinyal yang dihasilkan oleh elektroda untuk mendeteksi keberadaan air, yang sinyal nya akan dikirim ke CPLD.

- **Prosedur pengujian**
 1. Meletakkan 2 buah lempeng elektroda.
 2. menghubungkan kaki elektroda 1 dengang sumber tegangan dan elektroda 2 ke IC penguat 74244 seperti pada gambar 4.5 dan mengganti kaki yang terhubung ke CPLD dengan led



Gambar 4.5
Rangkaian Elektroda

- **Analisa Hasil Pengujian**

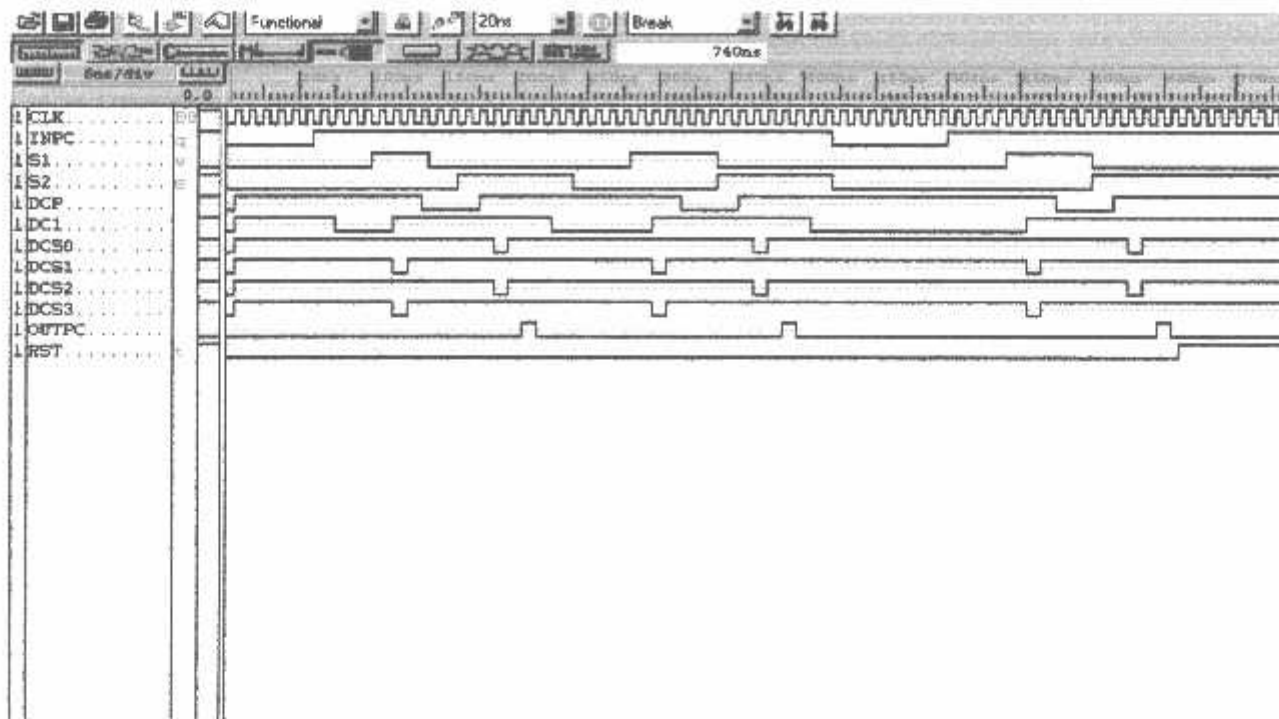
Jika jika elektroda tidak dimasukkan ke dalam air maka led tidak nyala dan jika elektroda tidak dimasukkan ke dalam air maka led akan nyala

Tabel 4.12. Hasil pengujian elektoda

No	Input	Output (led)
1	Tidak ada air	0
2	Dengan Air	1

4.3. Pengujian Perangkat Lunak

Perangkat lunak yang telah dibuat dapat disimulasikan secara diagram waktu terlebih dahulu sebelum diimplementasikan ke perangkat keras. Dengan melalui simulasi diagram waktu ini dapat dilihat apakah perangkat lunak yang telah dibuat dapat merepresentasikan sistem yang dirancang atau belum. Berikut ini adalah gambar secara diagram waktu perangkat lunak yang dibuat.



Gambar 4.4
Hasil Simulasi Perangkat Lunak XS95108-20 PC84

DAFTAR PUSTAKA

Agus Sudono, *Memfaatkan Port Printer Komputer Menggunakan Delphi*, Smartbooks 2004.

Antoni Pranata, *Pemrograman Borland Delphi 6* edisi 4, Andi Yogyakarta 2002

http://www.xess.com/pragmatic-2_1.html

<http://www.xillinx.com>

<http://www.alldatashett.com>

<http://www.klikkanan.com>

<http://www.globalspec.com>

<http://www.beyondlogic.com>

LAMPYRAN




**INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**

FORMULIR PERBAIKAN SKRIPSI

Nama Mahasiswa : Sulis Mundiyoiko
NIM : 01.17.130
Masa Bimbingan : 5 Desember 2005 s/d 5 Mei 2006
Judul Skripsi : Perencanaan dan Pembuatan Konveyor Untuk
Pengisian Botol Yang Dikomunikasikan Melalui
PC Berbasis CPLD XS95-BOARD V 1.3

Materi Perbaikan	Paraf Penguji
➤ Hal.52 Tabel hasil pengujian	
➤ Gambar 4.2	

Mengetahui,
Dosen Pembimbing



Joseph Dedy Irawan, ST MT
NIP 132315178

Disetujui,
Penguji I

Ir. Sidik Noertjahjono, MT



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

FORMULIR PERBAIKAN SKRIPSI

Nama Mahasiswa : Sulis Mundiyo
NIM : 01.17.130
Masa Bimbingan : 5 Desember 2005 s/d 5 Mei 2006
Judul Skripsi : Perencanaan dan Pembuatan Konveyor Untuk
Pengisian Botol Yang Dikomunikasikan Melalui PC
Berbasis CPLD XS95-BOARD V 1.3

Materi Perbaikan	Paraf Penguji
➤ Driver motor DC, perhitungan Ib untuk transistor yang dipakai sebagai switch	<i>[Signature]</i> 25/3 '06
➤ Rangk Driver Selenoid, data hasil pengujian	<i>[Signature]</i> 25/3 '06

Disetujui,

Penguji II

[Signature] 25/3 '06
Sotvohadi, ST



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : Selvi Alodia
NIM : 0717130
Perbaikan meliputi :

Hal. 52. Tabel Hasil pengujian no 4.

Gambar Pengujian.

Malang,

(14/11/2020)
(14/11/2020)



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : SULIS MUNDIROKO
NIM : 01.17.130.
Perbaikan meliputi :

- Driver Motor DC \rightarrow Perhitungan I_b akan transistor yg dipakai sbg switch.
- Rangkaian driver Sekwoid \rightarrow Data hasil pengujian ? diperbaiki.

Malang, 18.03.2006


(Sutopo Haryanto)



**INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**


LEMBAR BIMBINGAN SKRIPSI

Nama Mahasiswa : Sulis Mundiyo
NIM : 01.17.130
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perencanaan dan Pembuatan Konveyor Untuk
Pengisian Botol Yang Dikomunikasikan Melalui PC
Berbasis CPLD XS95-BOARD V 1.3
Mulai Bimbingan Skripsi : 5 Desember 2005
Selesai Bimbingan Skripsi : 5 Mei 2006
Pembimbing : Joseph Dedy Irawan, ST.MT
Dengan Nilai : 87

Mengetahui
Ketua Jurusan Teknik Elektro S-1




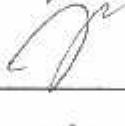





Ir. F. Yudi Limpraptono, MT
NIPY. 1039500274

Disetujui
Dosen Pembimbing

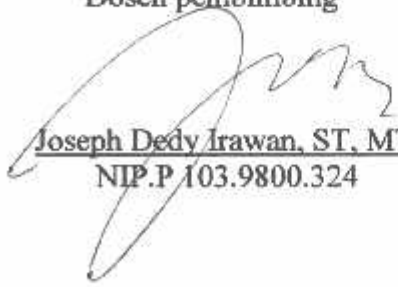

Joseph Dedy Irawan, ST.MT
NIP 132315178

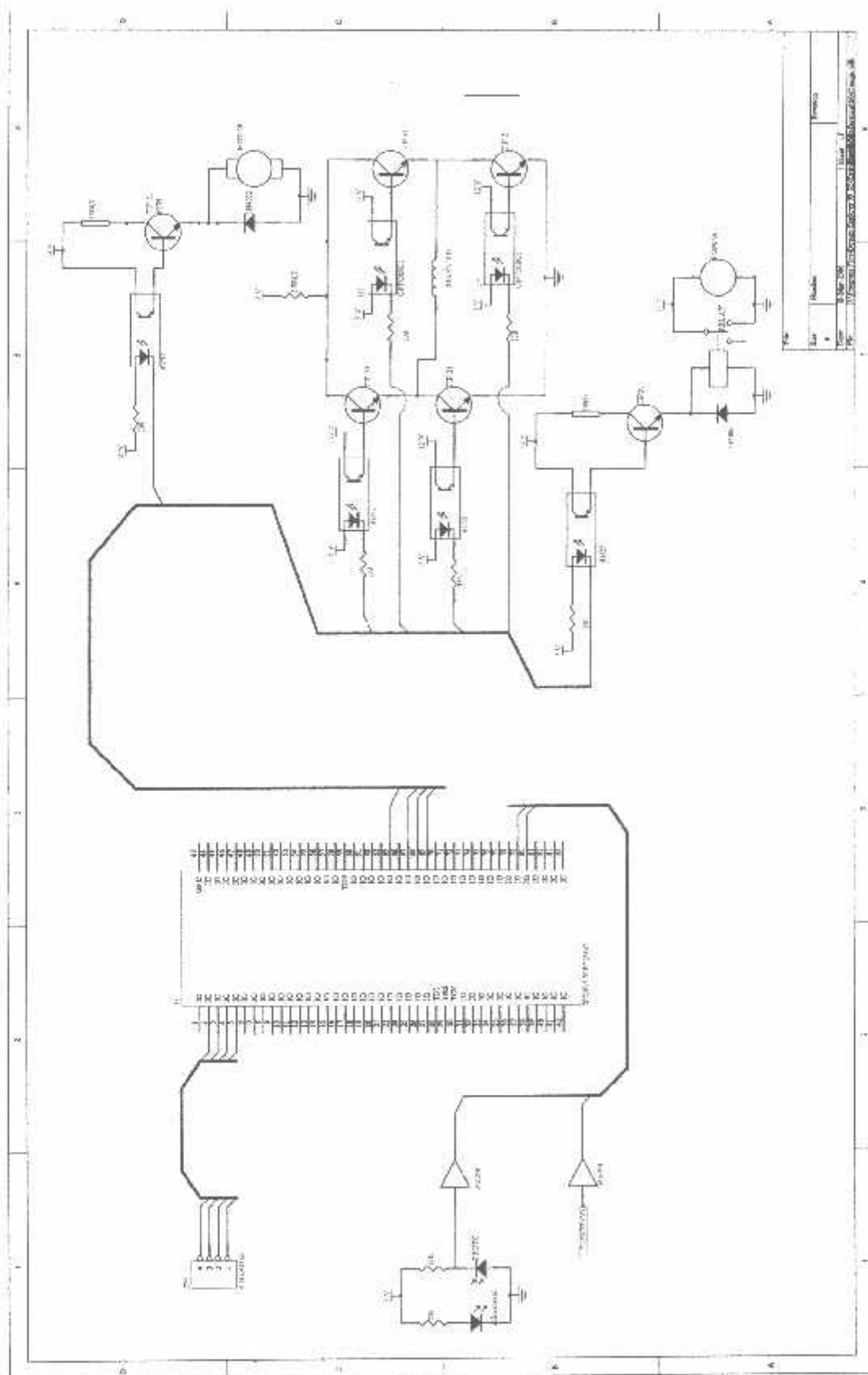
FORMULIR BIMBINGAN SKRIPSI

Nama : SULIS MUNDIYOKO
 NIM : 01.17.130
 Masa Bimbingan : 05 Desember 2005 s/d 05 Mei 2006
 Judul Skripsi : PERANCANGAN DAN PEMBUATAN KONVEYOR
 UNTUK PENGISI BOTOL YANG DIKOMUNIKASIKAN
 MELALUI PC BERBASIS CPLD XS95-BOARD V1.3.

NO	Tanggal	Uraian	Paraf Pembimbing
1		Ganti Sensor limit switch dan Photodiode	
2		Blok Diagram	
3		Sistem kerja Blok diagram	
4		Perbaiki flowchart	
5		Perbaiki gambar rangkaian Driver	
6		Prinsip kerja rangkaian	
7		Lengkapi tabel pengujian	
8	27-3-2006	Aku HUMPAS	
9			
10			

Malang, 17-7-2006
 Dosen pembimbing


Joseph Dedy Irawan, ST, MT
 NIP.P 103.9800.324



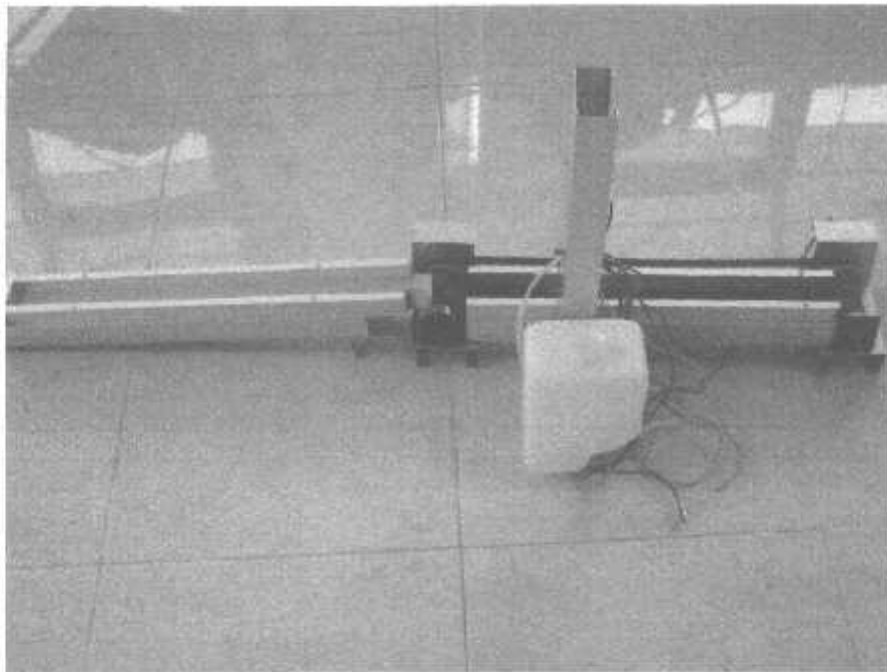
GAMBAR PROSES Pengerjaan alat



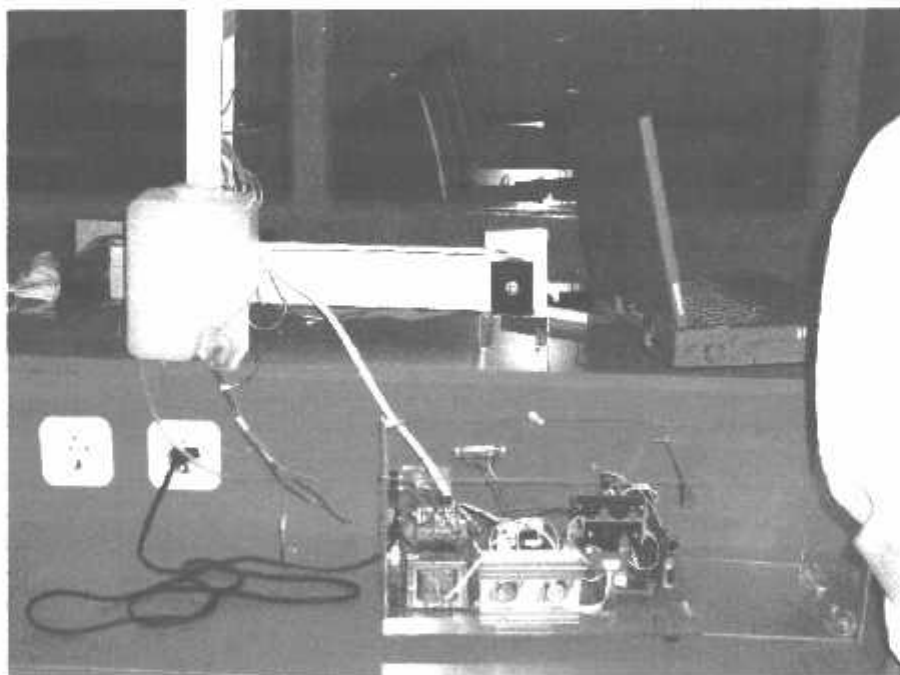
Proses pengerjaan mekanik



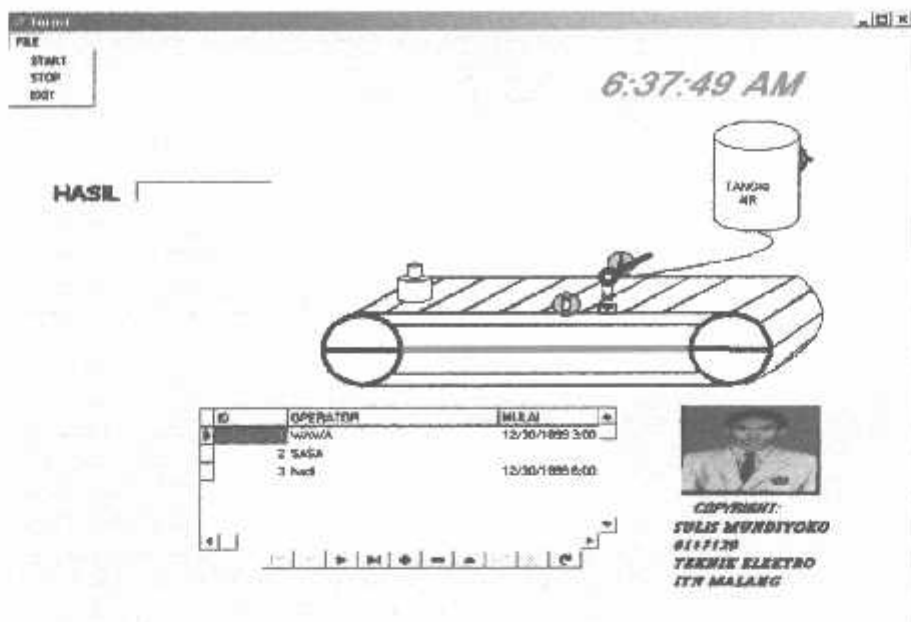
Mekanik setengah jadi



Mekanik Konveyor Jadi



Alat Jadi Lengkap



Interface Dalam PC

HASIL PENGUJIAN PENGISIAN BOTOL

<i>ID OPERATOR</i>	<i>MULAI</i>	<i>SELESAI</i>	<i>HASIL KETERANGAN</i>
1 WAWA	3:00:00 AM	4:00:00 AM	5 BAIK
2 SASA			0
3 hadi	6:00:00 AM	12:00:00 PM	10

LISTING PROGRAM DELPHI

```
unit Unit1;  
  
interface  
  
uses  
  Windows, Messages, SysUtils, Variants, Classes, Graphics, Controls, Forms,  
  Dialogs, DB, DBTables, ExtCtrls, DBCtrls, Grids, DBGrids, StdCtrls,  
  Buttons, Menus;  
  
type  
  TForm1 = class(TForm)  
    Label1: TLabel;  
    Dataoperator: TDataSource;  
    DBGrid1: TDBGrid;  
    DBNavigator1: TDBNavigator;  
    Tableoperator: TTable;  
    Timer1: TTimer;  
    Label2: TLabel;  
    Label3: TLabel;  
    SpeedButton1: TSpeedButton;  
    SpeedButton2: TSpeedButton;  
    MainMenu1: TMainMenu;  
    File1: TMenuItem;  
    exit1: TMenuItem;  
    procedure Button1Click(Sender: TObject);  
    procedure Button2Click(Sender: TObject);  
    procedure formclose(Sender: TObject; var Action: TCloseAction);  
    procedure Formshow(Sender: TObject);  
    procedure Timer1Timer(Sender: TObject);  
    procedure FormCreate(Sender: TObject);  
    procedure SpeedButton1Click(Sender: TObject);  
    procedure SpeedButton2Click(Sender: TObject);  
    procedure exit1Click(Sender: TObject);  
  private  
    { Private declarations }  
  public  
    { Public declarations }  
  end;  
  
var  
  Form1: TForm1;  
  x,z: integer;  
  data1: byte;  
  M: INTEGER;
```

implementation

*{SR *.dfm}*

procedure TForm1.Button1Click(Sender: TObject);

begin

asm

mov dx,\$378

mov al,\$f

out dx,al

end;

end;

procedure TForm1.Button2Click(Sender: TObject);

begin

asm

mov dx,\$378

mov al,\$0

out dx,al

end;

end;

procedure TForm1.formclose(Sender: TObject; var Action: TCloseAction);

begin

Tableoperator.Close;

end;

procedure TForm1.Formshow(Sender: TObject);

begin

Tableoperator.Open;

end;

procedure TForm1.Timer1Timer(Sender: TObject);

begin

label1.Caption:=timetostr(time);

asm

mov dx,\$379

in al,dx

mov data1,al

end;

;data1:=data1+\$f;

if data1 <> 71 then

begin

z:=1;

```

end
else
begin
if data1 = 71 then
begin
if z = 1 then
begin
z := 0;
x := x + 1;
Label3.Caption := inttostr(x);
end;
end;

end;
end;

end;
end;

procedure TForm1.FormCreate(Sender: TObject);
begin
x := 0;
M := 0;
Timer2.Enabled := TRUE;
end;

procedure TForm1.SpeedButton1Click(Sender: TObject);
begin
asm
    mov dx,$378
    mov al,$f
    out dx,al
end;
end;

procedure TForm1.SpeedButton2Click(Sender: TObject);
begin
asm
    mov dx,$378
    mov al,$0
    out dx,al
end;
end;

procedure TForm1.exit1Click(Sender: TObject);
begin
application.Terminate;
end;
end.

```



2608 Sweetgum Drive
Apex, NC 27502
Toll-free: 800-549-9377
International: 919-387-0076
FAX: 919-387-1302

XS95 Board V1.3 User Manual

How to install, test, and use
your new XS95 Board

RELEASE DATE: 9/21/2001

Copyright ©1997-2001 by X Engineering Software Systems Corporation.

All XS-prefix product designations are trademarks of XESS Corp.

All XC-prefix product designations are trademarks of Xilinx.

All rights reserved. No part of this publication may be reproduced, stored in a retrieval system, or transmitted, in any form or by any means, electronic, mechanical, photocopying, recording, or otherwise, without the prior written permission of the publisher. Printed in the United States of America.

Preliminaries

Getting Help!

Here are some places to get help if you encounter problems:

- If you can't get the XS95 Board hardware to work, send an e-mail message describing your problem to help@xess.com or submit a problem report at <http://www.xess.com/reghelp.html>. Our web site also has
 - [answers to frequently-asked-questions](#),
 - [example designs for the XS Boards](#),
 - [application notes](#),
 - [a place to sign-up for our email forum](#) where you can post questions to other XS Board users.
- If you can't get your XILINX Foundation software tools installed properly, send an e-mail message describing your problem to hotline@xilinx.com or check their web site at <http://support.xilinx.com>.

Take notice!!

- The XS95 Board requires an external power supply to operate! It does not draw power through the downloading cable from the PC parallel port.
- If you are connecting a 9VDC power supply to your XS95 Board, please make sure the center terminal of the plug is positive and the outer sleeve is negative.
- The V1.3 version of the XS95 Board now uses a programmable oscillator with a default frequency of 50 MHz. You must reprogram the oscillator if you want to use another frequency. The procedure for doing this is described on page 7.

Packing List

Here is what you should have received in your package

- an XS95 Board;
- a 6' cable with a 25-pin male connector on each end;
- an XSTOOLS CDROM with software utilities and documentation for using the XS95 Board.

2

Installation

Installing the XSTOOLS Utilities and Documentation

XILINX currently provides the Foundation tools for programming their FPGAs and CPLDs. Any recent version of XILINX software should generate bitstream configuration files that are compatible with your XS95 Board. Follow the directions XILINX provides for installing their software. You can get additional help at <http://xup.msu.edu/license/index.htm>.

XESS Corp. provides the additional XSTOOLS utilities for interfacing a PC to your XS95 Board. Run the SETUP.EXE program on the XSTOOLS CDROM to install these utilities.

Applying Power to Your XS95 Board

You can use your XS95 Board in two ways, distinguished by the method you use to apply power to the board.

Using a 9VDC wall-mount

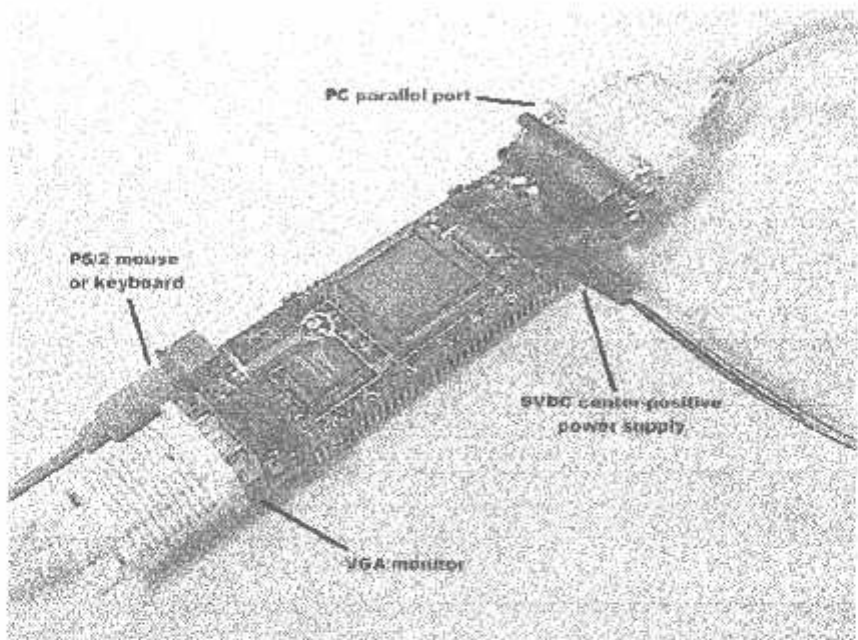
You can use your XS95 Board all by itself to experiment with logic and microcontroller designs. Just place the XS95 Board on a non-conducting surface as shown in Figure 1. Then apply power to jack J9 of the XS95 Board from a 9V DC wall transformer with a 2.1 mm female, center-positive plug. (See Figure 2 for the location of jack J9 on your XS95 Board.) The on-board voltage regulation circuitry will create the voltages required by the rest of the XS95 Board circuitry.

Solderless Breadboard Installation

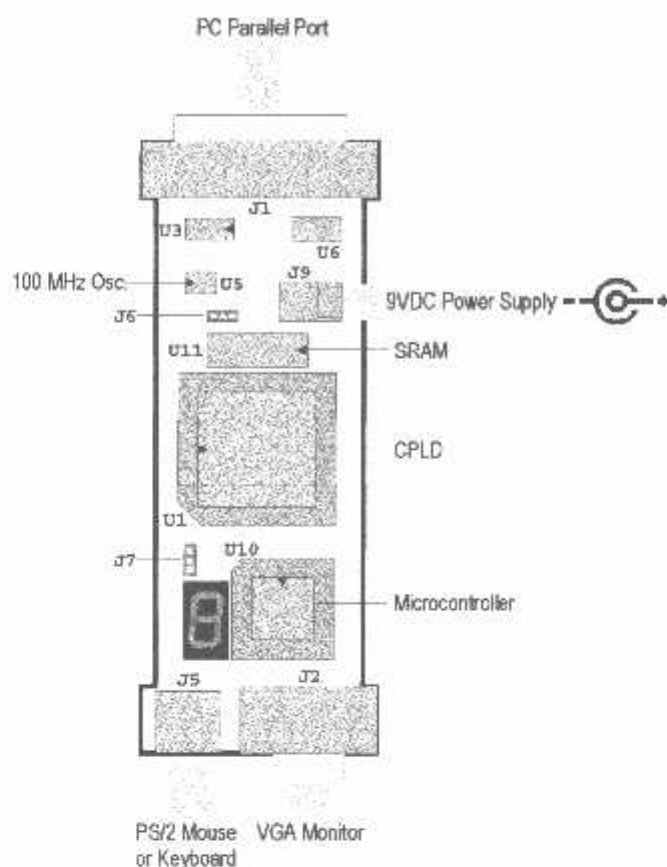
The two rows of pins from your XS95 Board can be plugged into a solderless breadboard with holes spaced at 0.1" intervals. (One of the ACE breadboards from 3M is a good choice.) Once plugged in, all the pins of the CPLD, microcontroller, and SRAM are accessible to other circuits on the breadboard. (The numbers printed next to the rows of pins on your XS95 Board correspond to the pin numbers of the CPLD.) Power can still be supplied to your XS95 Board through jack J9, or power can be applied directly through several pins on the underside of the board. Just connect +5V and ground to the following pins for your XS95 Board.

• Table 1: Power supply pins for the XS95 Board.

XS Board Type	GND Pin	+5V Pin
XS95-108 V1.3	49	78
XS95-108+ V1.3	49	78



• Figure 1: External connections to the XS95 Board



• Figure 2. Arrangement of components on the XS95 Board

Connecting a PC to Your XS95 Board

The 6' cable included with your XS95 Board connects it to a PC. One end of the cable attaches to the parallel port on the PC and the other connects to the female DB-25 connector (J1) at the top of the XS95 Board as shown in Figure 1.

Connecting a VGA Monitor to Your XS95 Board

You can display images on a VGA monitor by connecting it to the 15-pin J2 connector at the bottom of your XS95 Board (see Figure 1). You will have to download a VGA driver circuit to your XS95 Board to actually display an image. You can find an example VGA driver at <http://www.xess.com/ho03000.html>.

Connecting a Mouse or Keyboard to Your XS95 Board

You can accept inputs from a keyboard or mouse by connecting it to the J5 PS/2 connector at the bottom of your XS95 Board (see Figure 1). You can find an example keyboard driver at <http://www.xess.com/hq03000.html>.

Setting the Jumpers on Your XS95 Board

The default jumper settings shown in Table 2 configure your XS95 Board for use in a logic design environment. You will need to change the jumper settings only if you are:

- reprogramming the clock frequency on your XS95 Board (see page 7).
- executing microcontroller code from internal ROM instead of the external SRAM on the XS95 Board. (You will have to replace the ROMless microcontroller on the XS95 Board with a ROM version to use this feature.)

• Table 2: Jumper settings for XS95 Board.

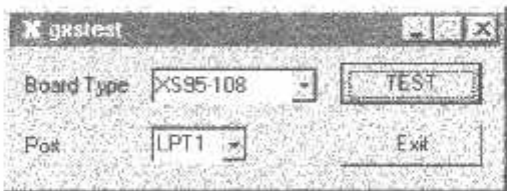
Jumper	Setting	Purpose
J6	2-3 (osc) (default)	The shunt should be installed on pins 2 and 3 (osc) during normal operations when the programmable oscillator is generating a clock signal.
	1-2 (set)	The shunt should be installed on pins 1 and 2 (set) when the programmable oscillator frequency is being set.
J7	1-2 (ext) (default)	The shunt should be installed on pins 1 and 2 (ext) if the microcontroller program is stored in the external SRAM (U11) of the XS95 Board.
	2-3 (int)	The shunt should be installed on pins 2 and 3 (int) if the program is stored internally in the ROM of the microcontroller.

Testing Your XS95 Board



Once your XS95 Board is installed and the jumpers are in their default configuration, you can test the board using the GUI-based GXSTEST utility as follows.



You start GXSTEST by clicking on the GXSTEST icon placed on the desktop during the XSTOOLS installation. This brings up the window shown below.



Next you select the parallel port that your XS95 Board is connected to from the Port pulldown list. GXSTEST starts with parallel port LPT1 as the default, but you can also select LPT2 or LPT3 depending upon the configuration of your PC.

After selecting the parallel port, you select the type of XS95 Board you are testing from the Board Type pulldown list. Then click on the TEST button to start the testing procedure. GXSTEST will configure the CPLD to perform a test procedure on your XS95 Board. After several seconds you will see a  displayed on the LED digit if the test completes successfully. Otherwise an  will be displayed if the test fails. A status window will also appear on your PC screen informing you of the success or failure of the test.


If your XS95 Board fails the test, you will be shown a checklist of common causes for failure. If none of these causes applies to your situation, then test the XS95 Board using another PC. In our experience, 99.9% of all problems are due to the parallel port. If you cannot get your board to pass the test even after taking these steps, then contact XESS Corp for further assistance.

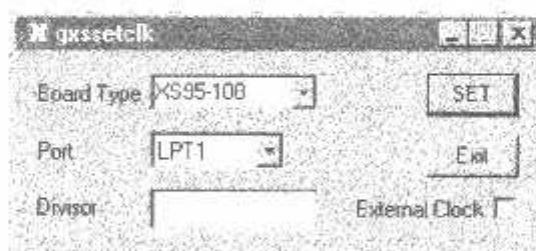
Programming Your XS95 Board Clock Oscillator

The XS95 Board has a 100 MHz programmable oscillator (a Dallas Semiconductor DS1075Z-100). The 100 MHz master frequency can be divided by factors of 1, 2, ... up to 2052 to get clock frequencies of 100 MHz, 50 MHz, ... down to 48.7 KHz, respectively. The divided frequency is sent to the rest of the XS95 Board circuitry as a clock signal.

The divisor is stored in non-volatile memory in the oscillator chip so it will resume operation at its programmed frequency whenever power is applied to the XS95 Board. You can store a particular divisor into the oscillator chip by using the GUI-based GXSSSETCLK utility as follows.



You start GXSSSETCLK by clicking on the  icon placed on the desktop during the XSTOOLS installation. This brings up the window shown below.



Your next step is to select the parallel port that your XS95 Board is connected to from the Port pulldown list. GXSSSETCLK starts with parallel port LPT1 as the default, but you can also select LPT2 or LPT3 depending upon the configuration of your PC. Then select the type of XS95 Board from the Board Type pulldown list.

Next you enter a divisor between 1 and 2052 into the Divisor text box and then click on the SET button. Then follow the sequence of instructions given by GXSSSETCLK for moving

shunts and removing and restoring power during the oscillator programming process. At the completion of the process, the new frequency will be programmed into the DS1075.

An external clock signal can be substituted for the internal 100 MHz oscillator of the DS1075. Checking the External Clock checkbox will enable this feature in the programmable oscillator chip. If this option is selected, you are then responsible for providing the external clock to the XS95 Board through pin 64.

Programming

This section will show you how to download a logic design from a PC into your XS95 Board.

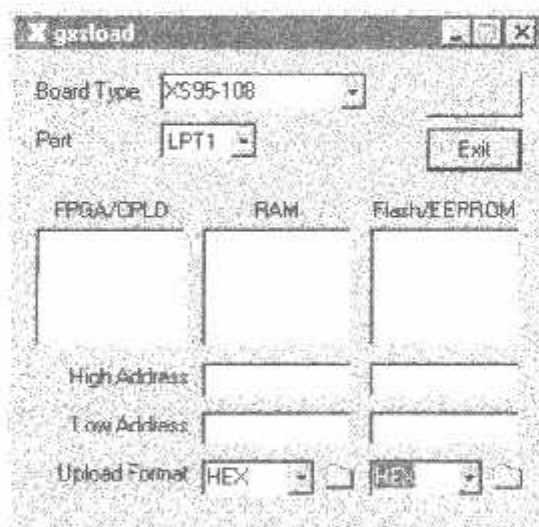
Downloading Designs into Your XS95 Board

During the development and testing phases, you will usually connect your XS95 Board to the parallel port of a PC and download your circuit each time you make changes to it. You can download a CPLD design into your XS95 Board using the GXSLD utility as follows.

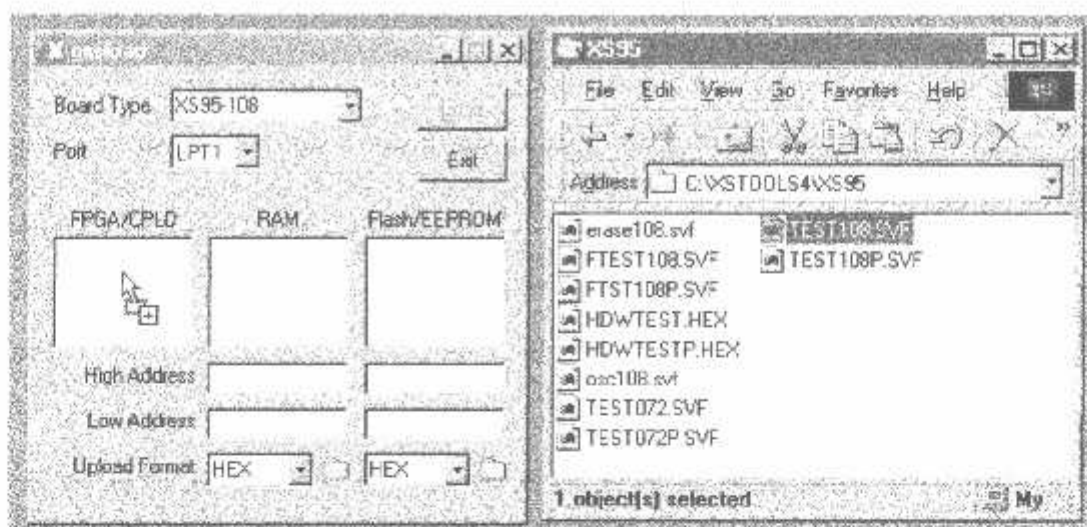


You start GXSLD by clicking on the GXSLD icon placed on the desktop during the XSTOOLS installation. This brings up the window shown below.

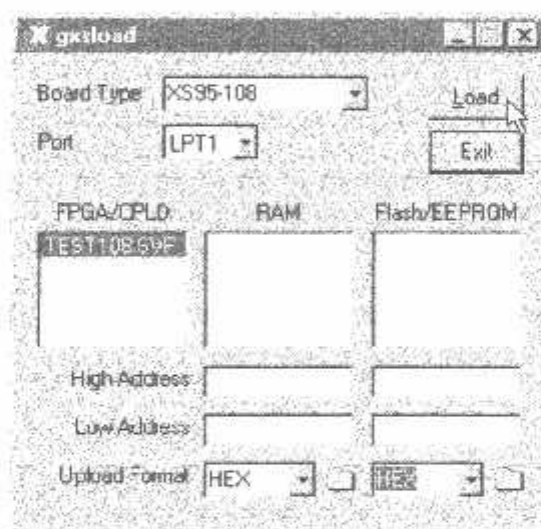
Next you select the parallel port that your XS95 Board is connected to from the Port pulldown list. GXSLD starts with parallel port LPT1 as the default, but you can also select LPT2 or LPT3 depending upon the configuration of your PC. Then select the type of XS95 Board you are using from the Board Type pulldown list.



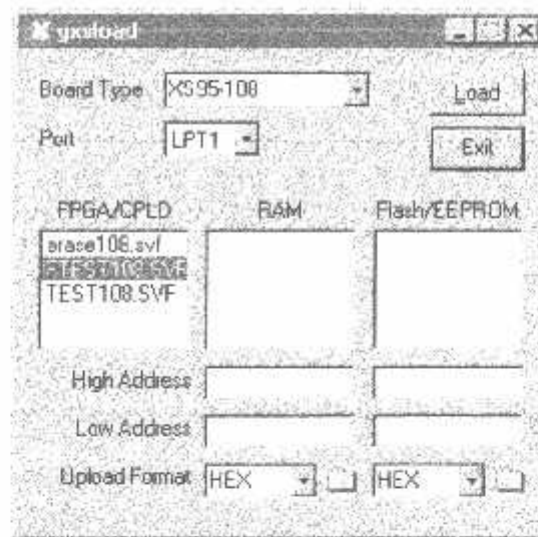
After setting the board type and parallel port, you can download .SVF files to the CPLD on your XS95 Board simply by dragging them to the FPGA/CPLD area of the GXSLD window as shown below.



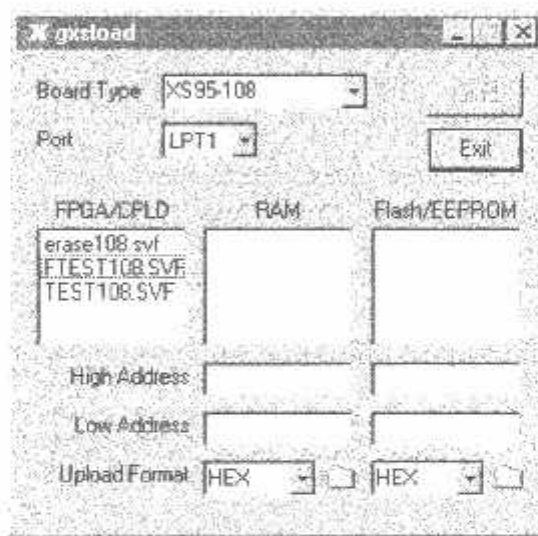
Once you release the left mouse button and drop the file, the highlighted file name appears in the FPGA/CPLD area and the Load button in the GXSL0AD window is enabled. Clicking on the Load button will begin sending the highlighted file to the XS95 Board through the parallel port connection. .SVF files contain configuration bitstreams that are loaded into the CPLD. GXSL0AD will reject any non-downloadable files (ones with a suffix other than .BIT or .SVF). During the downloading process, GXSL0AD will display the name of the file and the progress of the current download.



You can drag & drop multiple files into the FPGA/CPLD area. Clicking your mouse on a filename will highlight the name and select it for downloading. Only one file at a time can be selected for downloading.



Double-clicking the highlighted file will deselect it so no file will be downloaded. Doing this disables the Load button.



Downloading and Uploading Data to/from the RAM in Your XS95 Board

The XS95 Board contains 32 or 128 KBytes of RAM whose contents can be downloaded and uploaded by GXLOAD. This is useful for initializing the RAM with data for use by the CPLD and then reading the RAM contents after the CPLD has operated upon it. The RAM is loaded with data by dragging & dropping one or more .EXO, .MCS, .HEX, and/or .XES files into the RAM area of the GXLOAD window and then clicking on the Load button. This activates the following sequence of steps:

1. The CPLD on the XS95 Board is reprogrammed to create an interface between the RAM device and the PC parallel port.

2. The contents of the .EXO, .MCS, .HEX or .XES files are downloaded into the RAM through the parallel port. The data in the files will overwrite each other if their address ranges overlap.
3. After the data is downloaded to the RAM, any highlighted bitstream file in the FPGA/CPLD area is downloaded into the CPLD on the XS95 Board. Otherwise the CPLD remains configured as an interface to the RAM.

You can also examine the contents of the RAM device by uploading it to the PC. To upload data from an address range in the RAM, type the upper and lower bounds of the range into the High Address and Low Address fields below the RAM area, and select the format in which you would like to store the data using the Upload Format pulldown list. Then click on the file icon and drag & drop it into any folder. This activates the following sequence of steps:

1. The CPLD on the XS95 Board is reprogrammed to create an interface between the RAM device and the PC parallel port.
2. The RAM data between the high and low addresses (inclusive) is uploaded through the parallel port.
3. The uploaded data is stored in a file named RAMUPLD with an extension that reflects the file format.



Programmer's Models

This section discusses the organization of components on the XS95 Board and introduces the concepts required to create applications that use both the microcontroller and the CPLD. Building CPLD-based designs is covered in detail in the Pragmatic Logic Design online text found at http://www.xess.com/pragmatic-2_1.html. Designs that couple the operations of the CPLD with the microcontroller are discussed in the online document <http://www.xess.com/appnotes/an-103100-ucfpga.pdf>.

Microcontroller + CPLD Design Flow

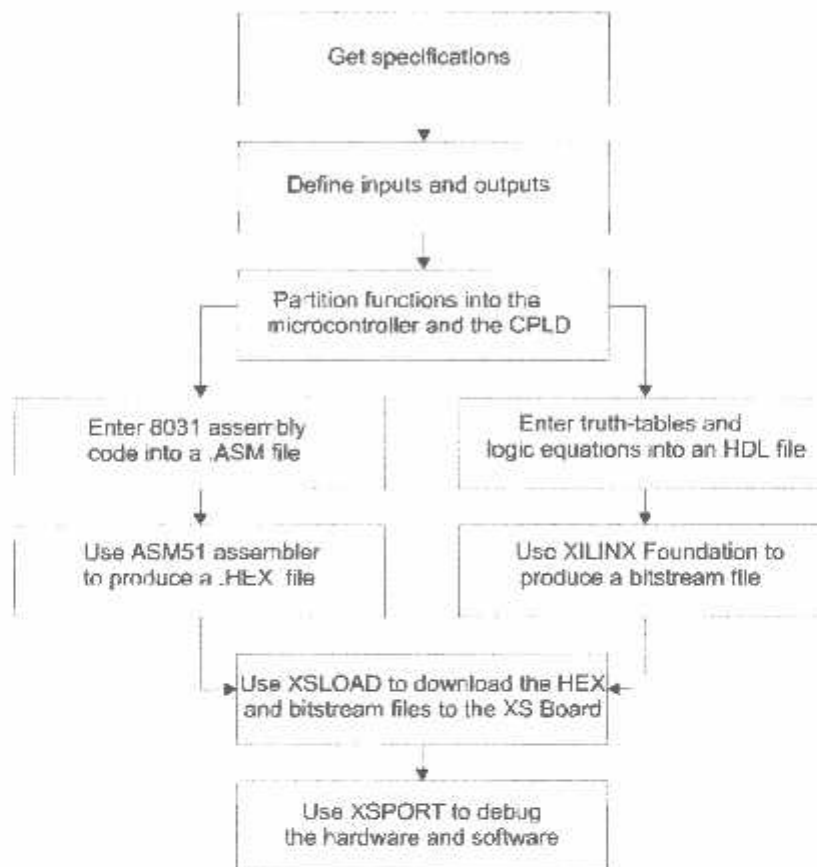
The basic design flow for building microcontroller+CPLD applications is shown in Figure 3. Initially you have to get the specifications for the system you are trying to design. Then you have to determine what inputs are available to your system and what outputs it will generate.

At this point, you have to partition the functions of your system between the microcontroller and the CPLD. Some of the input signals will go to the microcontroller, some will go to the CPLD, and some will go to both. Likewise, some of the outputs will be computed by the microcontroller and some by the CPLD. There will also be some new intra-system inputs and outputs created by the need for the microcontroller and the CPLD to cooperate.

In general, the CPLD will be used mainly for low-level functions where signal transitions occur more frequently and the control logic is simpler. A specialized serial transmitter/receiver would be a good example. Conversely, the microcontroller will be used for higher-level functions where the responses occur less quickly and the control logic is more complex. Reacting to commands passed in by the receiver is a good example. Once the design has been partitioned and you have assigned the various inputs, outputs, and functions to the microcontroller and the CPLD, then you can begin doing detailed design of the software and hardware. For the software, you can use your favorite editor to create a .ASM assembly-language file and assemble it with ASM51 to create a .HEX file for the microcontroller on the XS95 Board. For the CPLD hardware portion, you will enter truth-tables and logic equations into a .ABL or .VHDL file and compile it into an .SVF bitstream file using the XILINX Foundation software.

You can download the .HEX program file and the .SVF bitstream file to the XS95 Board using the XSLOAD program. XSLOAD stores the contents of the .HEX file into the SRAM on the XS95 Board and then it reconfigures the CPLD by loading it with the bitstream file.

When the XS95 Board is loaded with the hardware and software, you need to test it to see if it really works. The answer usually starts as "No" so you need a method of injecting test signals and observing the results. XSPORT is a simple program that lets you send test signals to the XS95 Board through the PC parallel port. You can trace the reaction of your system to signals from the parallel port by programming the microcontroller and the CPLD to output status information on the LED digit (much like placing "printf" statements in your C language programs). This is admittedly crude but will serve if you don't have access to a programmable stimulus generator or logic analyzer.



• Figure 3: CPLD+microcontroller design flow.

XS95 Board Component Interconnections

The microcontroller and the CPLD on the XS95 Board are already connected together. These pre-existing connections save you the effort of having to wire them yourself, but they also impose limitations on how your microcontroller program and the CPLD hardware will interact. A high-level view of how the microcontroller, SRAM, and CPLD on the XS95 Board are connected is shown on the following pages. A more detailed schematic is also presented at the end of this manual.

The programmable oscillator output goes directly to a synchronous clock input of the CPLD. The CPLD uses this clock to generate a clock that it sends to the XTAL1 clock input of the microcontroller.

The microcontroller multiplexes the lower eight bits of a memory address with eight bits of data and outputs this on its P0 port. Both the SRAM data lines and the CPLD are connected to P0. The SRAM uses this connection to send and receive data to and from the microcontroller. The CPLD is programmed to latch the address output on P0 under control of the ALE signal and send the latched address bits to the lower eight address lines of the SRAM.

Meanwhile, the upper eight bits of the address are output on the P2 port of the microcontroller. The 32 Kbyte SRAM on the XS95 Board uses the lower seven of these address bits while the 128 Kbyte SRAM on the XS95+ Board gets all eight address bits. The CPLD also receives the upper eight address bits and decodes these along with the PSEN \overline{B} and read/write control line (from pin P3.6 of port P3) from the microcontroller to generate the CEB and OEB signals that enable the SRAM and its output drivers, respectively. Either of the CEB or OEB signals can be pulled high to disable the SRAM and prevent it from having any effect on the rest of the XS95 Board circuitry.

One of the outputs of the CPLD controls the reset line of the microcontroller. The microcontroller can be prevented from having any effect on the rest of the circuitry by forcing the RST pin high through the CPLD. (When RST is active, the microcontroller pins are weakly pulled high.)

Many of the I/O pins of ports P1 and P3 of the microcontroller connect to the CPLD and can be used for general-purpose I/O between the microcontroller and the CPLD. In addition to being general-purpose I/O, the P3 pins also have special functions such as serial transmitters, receivers, interrupt inputs, timer inputs, and external SRAM read/write control signals. If you aren't using a particular special function, then you can use the associated pin for general-purpose I/O between the microcontroller and the CPLD. In many cases, however, you will program the CPLD to make use of the special-purpose microcontroller pins. (For example, the CPLD could generate microcontroller interrupts.) If you want to drive the special-purpose pin from an external circuit, then the CPLD I/O pin connected to it must be tristated.

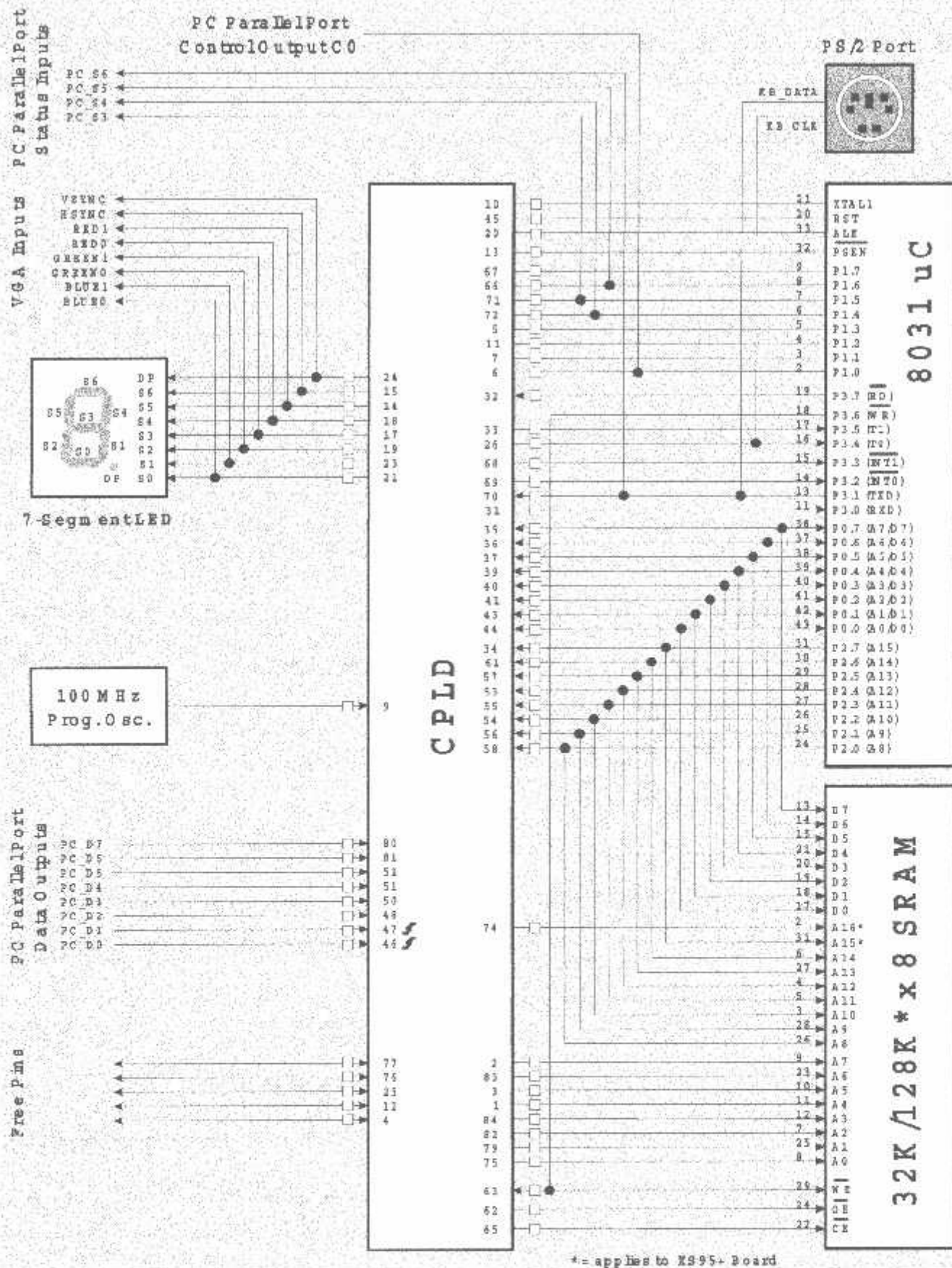
A seven-segment LED digit connects directly to the CPLD. (These same CPLD pins can also drive a VGA monitor.) The CPLD can be programmed so the microcontroller can control the LEDs either through P1 or P3 or by memory-mapping a latch for the LED into the memory space of the microcontroller.

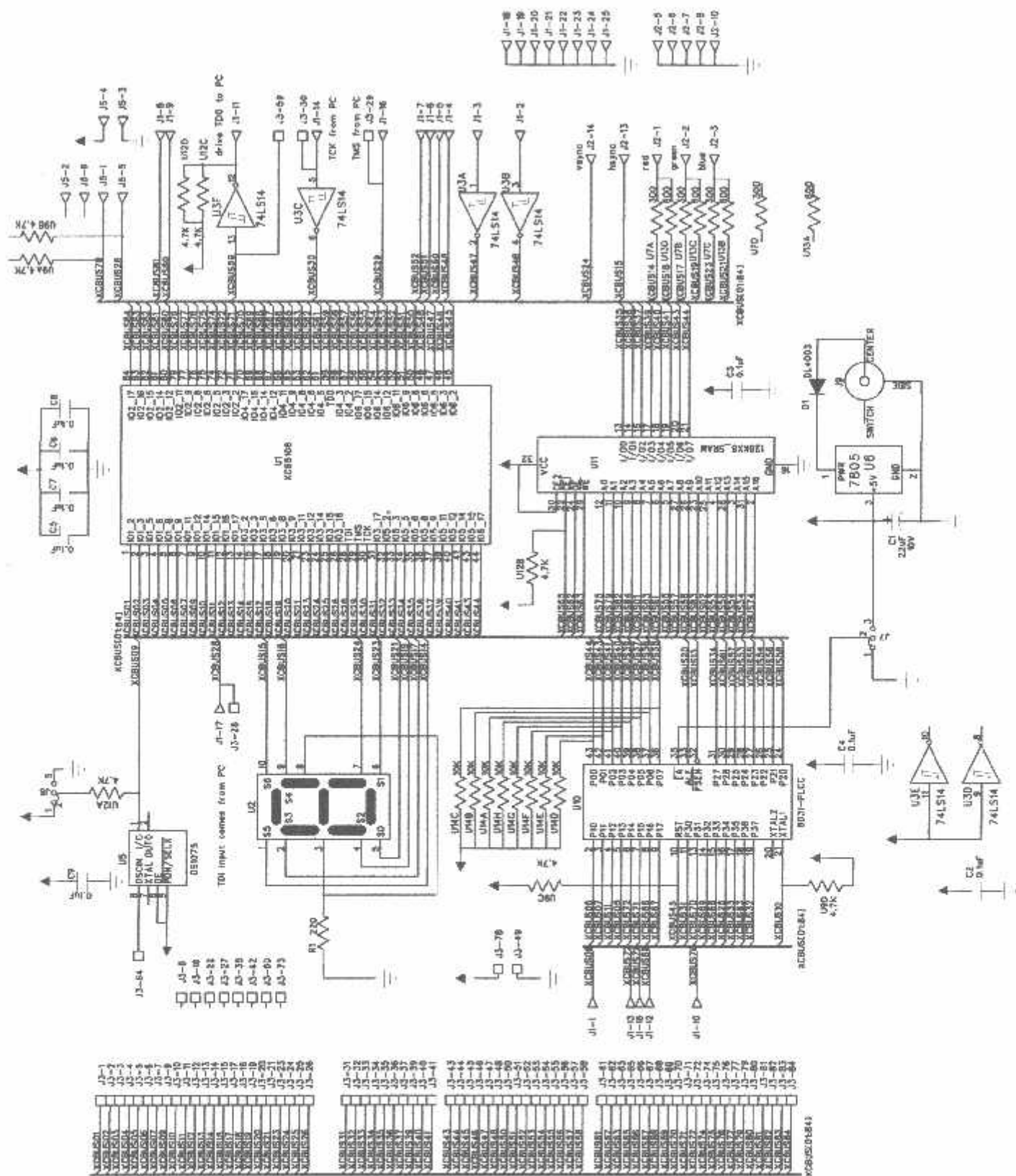
The PC can transmit signals to the XS95 Board through the eight data output bits of the parallel port. The CPLD has direct access to these signals. The microcontroller can also access these signals if you program the CPLD to pass them onto the CPLD I/O pins connected to the microcontroller.

Communication from the XS95 Board back to the PC also occurs through the parallel port. The parallel port status pins are connected to pins of microcontroller ports P1 and P3. Either the microcontroller or the CPLD can drive the status pins. The PC can read the status pins to fetch data from the XS95 Board.

The CPLD also has access to the clock and data lines of a keyboard or mouse attached to the PS/2 port of the board.

XS95 Pin	Connects to	Description
21	S0.BLUE0	These pins drive the individual segments of the LED display (S0-S6 and DP). They also drive the color, horizontal, and vertical sync signals for a VGA monitor.
23	S1.BLUE1	
19	S2.GREEN0	
17	S3.GREEN1	
18	S4.RED0	
14	S5.RED1	
15	S6.HSYNCR	
24	DP.VSYNCR	
9	CLK	An input driven by the 100 MHz programmable oscillator.
46	PC.D0	These pins are driven by the data output pins of the PC parallel port. Clocking signals can only be reliably applied through pins 46 and 47 since these have additional hysteresis circuitry.
47	PC.D1	
48	PC.D2	
50	PC.D3	
51	PC.D4	
52	PC.D5	
81	PC.D6	
80	PC.D7	
10	XTAL1	Pin that drives the uC clock input.
45	RST	Pin that drives the uC reset input.
20	ALOE	Pin that monitors the uC address latch enable.
13	PSPMB	Pin that monitors the uC program store enable.
6	P1.0 PC_CD	These pins connect to the pins of Port 1 of the uC. Some of the pins are also connected to the status input pins of the PC parallel port. The P1.0 port pin of the uC is also connected to the CD control output from the parallel port.
7	P1.1	
11	P1.2	
5	P1.3	
72	P1.4 PC_S4	
71	P1.5 PC_S3	
66	P1.6 PC_S5	
67	P1.7	
31	P3.QR2D0	These pins connect to the pins of Port 3 of the uC. The uC has specialized functions for each of the port pins indicated in parentheses. Pin 63 connects to the data/write pin of the uC and the write enable pin of the SRAM. Pins 76 and 70 connect to the clock and data lines of the PS0 port. Pin 70 connects to a status input pin of the PC parallel port.
70	P3.1(TXD) PC_S6_KB_DATA	
69	P3.2(INTB0)	
68	P3.3(INTB1)	
26	P3.4(T0) KB_CLK	
33	P3.5(T1)	
63	P3.6(WRB) WRB	
32	P3.7(RB0)	
44	P0.0(AD0) D0	These pins connect to Port 0 of the uC which is also a multiplexed address/data port. These pins also connect to the data pins of the SRAM.
43	P0.1(AD1) D1	
41	P0.2(AD2) D2	
40	P0.3(AD3) D3	
39	P0.4(AD4) D4	
37	P0.5(AD5) D5	
36	P0.6(AD6) D6	
35	P0.7(AD7) D7	
58	P2.0(A8) A8	These pins connect to Port 2 of the uC which also outputs the upper address byte. These pins also connect to the upper address bits of the SRAM. Pins 34 and 74 are connected to the 128 KB SRAM address pins only on the XS95+ Board. Pins 34 and 74 do not connect to the 32 KB SRAM on the XS95 Board.
56	P2.0(A9) A9	
54	P2.0(A10) A10	
55	P2.0(A11) A11	
53	P2.0(A12) A12	
57	P2.0(A13) A13	
61	P2.0(A14) A14	
34	P2.0(A15) A15	
74	A16	
75	A0	These pins drive the 6 lower address bits of the SRAM.
79	A1	
82	A2	
84	A3	
1	A4	
3	A5	
83	A6	
7	A7	
87	OE0	Pin that drives the SRAM output enable.
85	OE1	Pin that drives the SRAM chip enable.
3	FREE0	These pins are not connected to other devices and can be used as general purpose I/O.
17	FREE1	
25	FREE2	
76	FREE3	
77	FREE4	





COMPLEMENTARY SILICON PLASTIC POWER TRANSISTORS

... designed for use in general purpose power amplifier and switching applications.

FEATURES:

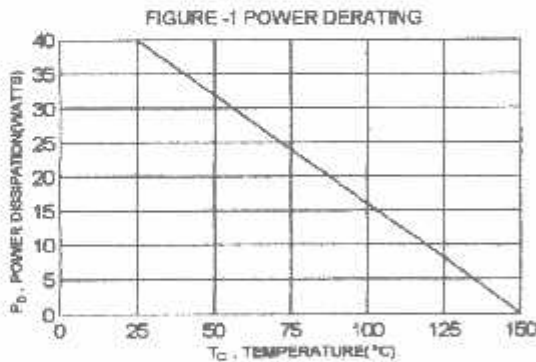
- * Collector-Emitter Sustaining Voltage -
 $V_{CE(sus)} = 40V(\text{Min})$ - TIP31, TIP32
 $60V(\text{Min})$ - TIP31A, TIP32A
 $80V(\text{Min})$ - TIP31B, TIP32B
 $100V(\text{Min})$ - TIP31C, TIP32C
- * Collector-Emitter Saturation Voltage- $V_{CE(sat)} = 1.2V(\text{Max}) @ I_C = 3.0 \text{ A}$
- * Current Gain-Bandwidth Product $f_T = 3.0 \text{ MHz}(\text{Min}) @ I_C = 500 \text{ mA}$

MAXIMUM RATINGS

Characteristic	Symbol	TIP31 TIP32	TIP31A TIP32A	TIP31B TIP32B	TIP31C TIP32C	Unit
Collector-Emitter Voltage	V_{CEO}	40	60	80	100	V
Collector-Base Voltage	V_{CBO}	40	60	80	100	V
Emitter-Base Voltage	V_{EBO}	5.0				V
Collector Current - Continuous - Peak	I_C	3.0 5.0				A
Base Current	I_B	1.0				A
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	40 0.32				W W/°C
Operating and Storage Junction Temperature Range	T_J, T_{STG}	-65 to +150				°C

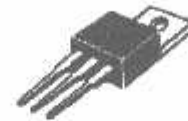
THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance Junction to Case	$R_{\theta jc}$	3.125	°C/W

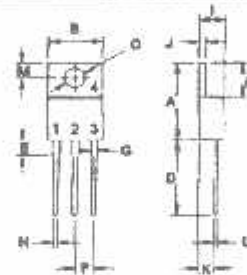


NPN	PNP
TIP31	TIP32
TIP31A	TIP32A
TIP31B	TIP32B
TIP31C	TIP32C

3 AMPERE
COMPLEMENTARY SILICON
POWER TRANSISTORS
40 -100 VOLTS
40 WATTS



TO-220



PN 1.BASE
2.COLLECTOR
3.EMITTER
4.COLLECTOR(CASE)

DIM	MILLIMETERS	
	MIN	MAX
A	14.65	15.31
B	9.78	10.42
C	5.01	5.52
D	13.06	14.62
E	3.57	4.07
F	2.42	3.68
G	1.12	1.36
H	0.72	0.96
I	4.22	4.96
J	1.14	1.38
K	2.20	2.97
L	0.33	0.55
M	2.45	2.95
O	3.70	3.90

ELECTRICAL CHARACTERISTICS ($T_c = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

OFF CHARACTERISTICS

Collector-Emitter Sustaining Voltage(1) ($I_c = 30\text{ mA}$, $I_B = 0$)	TIP31, TIP32 TIP31A, TIP32A TIP31B, TIP32B TIP31C, TIP32C	$V_{CE(sust)}$	40 60 80 100	V
Collector Cutoff Current ($V_{CE} = 30\text{ V}$, $I_B = 0$) ($V_{CE} = 60\text{ V}$, $I_B = 0$)	TIP31, TIP32, TIP31A, TIP32A TIP31B, TIP32B, TIP31C, TIP32C	I_{CEO}		0.3 0.3 mA
Collector Cutoff Current ($V_{CE} = 40\text{ V}$, $V_{EB} = 0$) ($V_{CE} = 60\text{ V}$, $V_{EB} = 0$) ($V_{CE} = 80\text{ V}$, $V_{EB} = 0$) ($V_{CE} = 100\text{ V}$, $V_{EB} = 0$)	TIP31, TIP32 TIP31A, TIP32A TIP31B, TIP32B TIP31C, TIP32C	I_{CES}		0.2 0.2 0.2 0.2 mA
Emitter Cutoff Current ($V_{EB} = 5.0\text{ V}$, $I_C = 0$)		I_{EB0}		1.0 mA

ON CHARACTERISTICS (1)

DC Current Gain ($I_C = 1.0\text{ A}$, $V_{CE} = 4.0\text{ V}$) ($I_C = 3.0\text{ A}$, $V_{CE} = 4.0\text{ V}$)	h_{FE}	25 10	50	
Collector-Emitter Saturation Voltage ($I_C = 3.0\text{ A}$, $I_B = 375\text{ mA}$)	$V_{CE(sat)}$		1.2	V
Base-Emitter On Voltage ($I_C = 3.0\text{ A}$, $V_{CE} = 4.0\text{ V}$)	$V_{BE(on)}$		1.8	V

DYNAMIC CHARACTERISTICS

Current Gain - Bandwidth Product (2) ($I_C = 500\text{ mA}$, $V_{CE} = 10\text{ V}$, $f_{TEST} = 1\text{ MHz}$)	f_T	3.0		MHz
Small Signal Current Gain ($I_C = 500\text{ mA}$, $V_{CE} = 10\text{ V}$, $f = 1\text{ kHz}$)	h_{fe}	20		

(1) Pulse Test: Pulse width $\leq 300\text{ }\mu\text{s}$, Duty Cycle $\leq 2.0\%$ (2) $f_T = |h_{fe}| \cdot f_{TEST}$

FIGURE 2 — SWITCHING TIME EQUIVALENT CIRCUIT

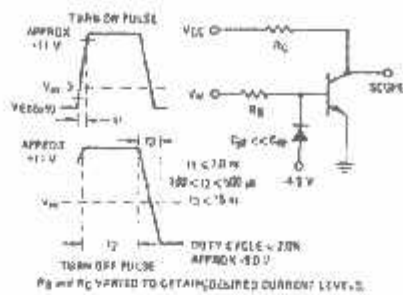


FIG-3 TURN-ON TIME

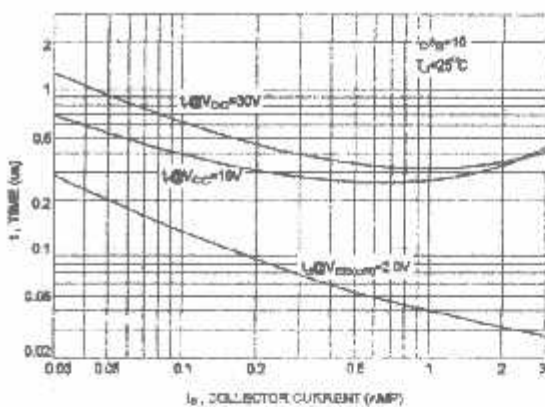


FIG-4 DC CURRENT GAIN

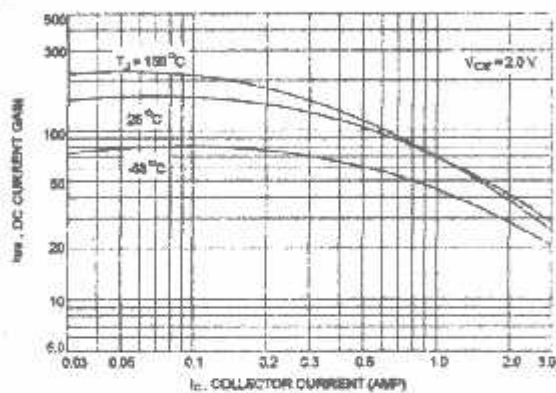


FIG. 5 TURN-OFF TIME

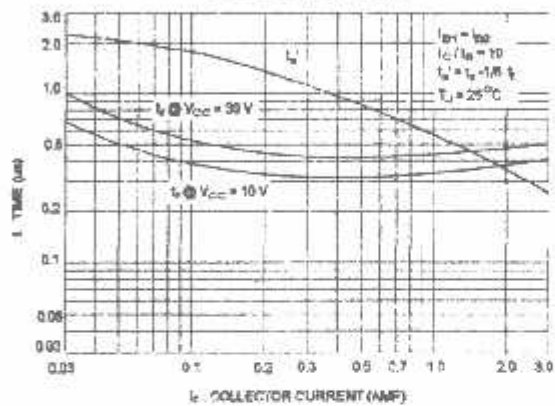
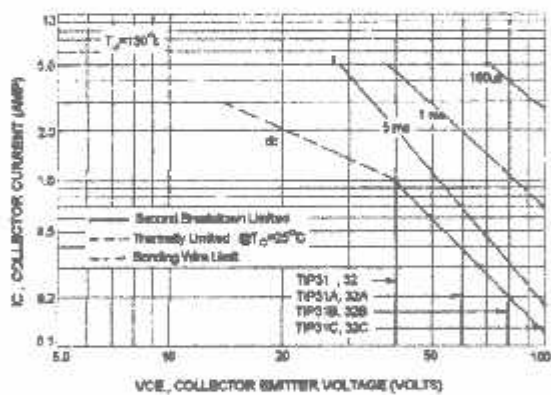


FIG. 6 ACTIVE REGION SAFE OPERATING AREA



There are two limitations on the power handling ability of a transistor: average junction temperature and second breakdown safe operating area curves indicate I_C-V_{CE} limits of the transistor that must be observed for reliable operation i.e., the transistor must not be subjected to greater dissipation than curves indicate.

The data of FIG-6 curve is base on $T_{j\text{max}}=150^\circ\text{C}$; T_c is variable depending on power level, second breakdown pulse limits are valid for duty cycles to 10% provided $T_{j\text{avg}} \leq 150^\circ\text{C}$. At high case temperatures, thermal limitation will reduce the power that can be handled to values less than the limitations imposed by second breakdown.

FIG-7 COLLECTOR SATURATION REGION

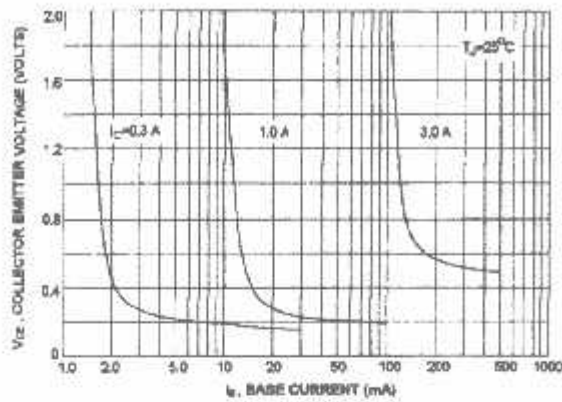


FIG-8 CAPACITANCES

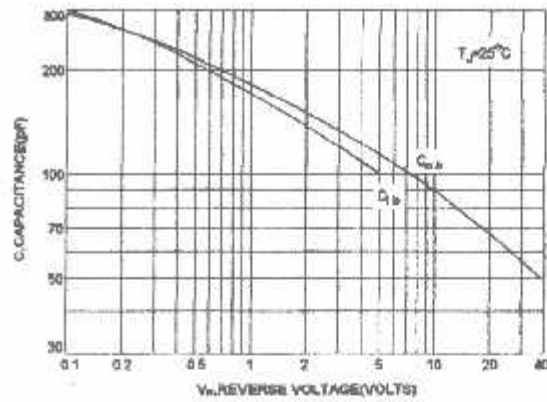


FIG-9 "ON" VOLTAGE

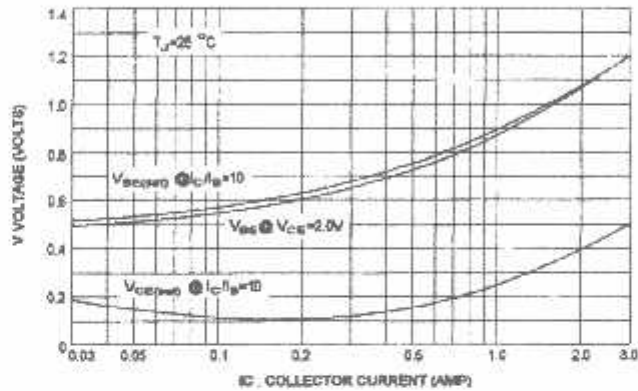
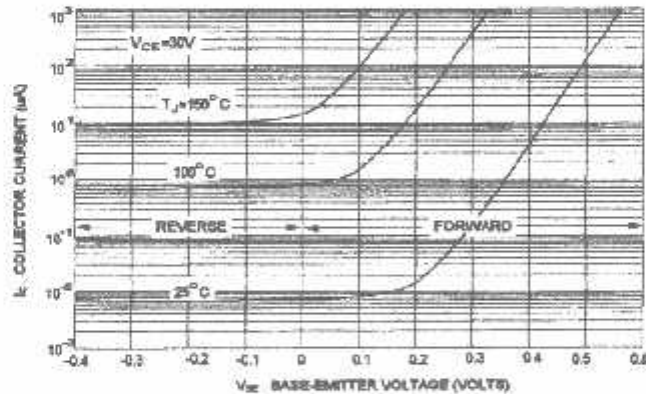


FIG-10 COLLECTOR CUT-OFF REGION



Optocoupler with Phototransistor Output

Description

The 4N35/ 4N36/ 4N37 consist of a phototransistor optically coupled to a gallium arsenide infrared-emitting diode in a 6-lead plastic dual inline package. The elements are mounted on one leadframe using a **coplanar technique**, providing a fixed distance between input and output for highest safety requirements.



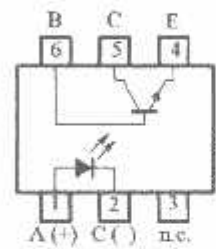
96 16532

Applications

Galvanically separated circuits for general purposes

Features

- Isolation test voltage (RMS) 3.75 kV
- Underwriters Laboratory (UL) 1577 recognized, file number E-76222
- Low coupling capacity of typical 0.3 pF
- **Current Transfer Ratio (CTR)** > 100%
- Low temperature coefficient of CTR



Order Instruction

Ordering Code	CTR Ranking	Remarks
4N35	> 100%	
4N36	> 100%	
4N37	> 100%	



Absolute Maximum Ratings

Input (Emitter)

Parameter	Test Conditions	Symbol	Value	Unit
Reverse voltage		V_R	6	V
Forward current		I_F	60	mA
Forward surge current	$t_p \leq \mu s$	I_{FSM}	3	A
Power dissipation	$T_{amb} \leq 25^{\circ}C$	P_V	100	mW
Junction temperature		T_j	125	$^{\circ}C$

Output (Detector)

Parameter	Test Conditions	Symbol	Value	Unit
Collector base voltage		V_{CBO}	70	V
Collector emitter voltage		V_{CEO}	30	V
Emitter collector voltage		V_{ECO}	7	V
Collector current		I_C	50	mA
Peak collector current	$t_p/T = 0.5, t_p \leq 10\text{ ms}$	I_{CM}	100	mA
Power dissipation	$T_{amb} \leq 25^{\circ}C$	P_V	150	mW
Junction temperature		T_j	125	$^{\circ}C$

Coupler

Parameter	Test Conditions	Symbol	Value	Unit
Isolation test voltage (RMS)	$t = 1\text{ min}$	$V_O^{1)}$	3.75	kV
Total power dissipation	$T_{amb} \leq 25^{\circ}C$	P_{tot}	250	mW
Ambient temperature range		T_{amb}	-55 to +100	$^{\circ}C$
Storage temperature range		T_{stg}	-55 to +125	$^{\circ}C$
Soldering temperature	2 mm from case, $t \leq 10\text{ s}$	T_{sd}	260	$^{\circ}C$

¹⁾ Related to standard climate 23/50 DIN 50014

Electrical Characteristics ($T_{amb} = 25^{\circ}\text{C}$)

Input (Emitter)

Parameter	Test Conditions	Symbol	Min.	Typ.	Max.	Unit
Forward voltage	$I_F = 10\text{ mA}$	V_F		1.2	1.5	V
Forward voltage	$I_F = 10\text{ mA}$, $T_{amb} = 100^{\circ}\text{C}$	V_F			1.4	V
Junction capacitance	$V_R = 0$, $f = 1\text{ MHz}$	C_j		50		pF

Output (Detector)

Parameter	Test Conditions	Symbol	Min.	Typ.	Max.	Unit
Collector base voltage	$I_C = 100\text{ }\mu\text{A}$	V_{CBO}	70			V
Collector emitter voltage	$I_C = 1\text{ mA}$	V_{CEO}	30			V
Emitter collector voltage	$I_E = 100\text{ }\mu\text{A}$	V_{ECO}	7			V
Collector dark current	$I_F = 0$, $E = 0$, $V_{CE} = 10\text{ V}$	I_{CEO}		5	50	nA
	$I_F = 0$, $E = 0$, $V_{CE} = 30\text{ V}$, $T_{amb} = 100^{\circ}\text{C}$	I_{CEO}			500	μA

Coupler

Parameter	Test Conditions	Symbol	Min.	Typ.	Max.	Unit
Isolation test voltage (RMS)	$f = 50\text{ Hz}$, $t = 2\text{ s}$	$V_{IO}^{1)}$	3.75			kV
Isolation resistance	$V_{IO} = 1\text{ kV}$, 40% relative humidity	$R_{IO}^{1)}$		10^{12}		Ω
Collector emitter saturation voltage	$I_F = 10\text{ mA}$, $I_C = 0.5\text{ mA}$	V_{CEsat}			0.3	V
Cut-off frequency	$I_F = 10\text{ mA}$, $V_{CE} = 5\text{ V}$, $R_L = 100\text{ }\Omega$	f_c		110		kHz
Coupling capacitance	$f = 1\text{ MHz}$	C_k		0.3		pF

¹⁾ Related to standard climate 23/50 DIN 5014

Current Transfer Ratio (CTR)

Parameter	Test Conditions	Type	Symbol	Min.	Typ.	Max.	Unit
I_C/I_F	$V_{CE} = 10\text{ V}$, $I_F = 10\text{ mA}$	4N35, 4N36, 4N37	CTR	1			
	$V_{CE} = 10\text{ V}$, $I_F = 10\text{ mA}$, $T_{amb} = 100^{\circ}\text{C}$	4N35, 4N36, 4N37	CTR	0.4			



Switching Characteristics

Parameter	Test Conditions	Symbol	Typ.	Unit
Turn-on time (typical)	$V_S = 10\text{ V}$, $I_C = 2\text{ mA}$, $R_L = 100\ \Omega$ (see figure 1)	t_{on}	5.5	μs
Turn-on time (maximum)		t_{on}	10.0	μs
Turn-off time (typical)		t_{off}	4.5	μs
Turn-off time (maximum)		t_{off}	10.0	μs
Turn-on time	$V_S = 5\text{ V}$, $I_F = 10\text{ mA}$, $R_L = 1\text{ k}\Omega$ (see figure 2)	t_{on}	9.0	μs
Turn-off time		t_{off}	18.0	μs

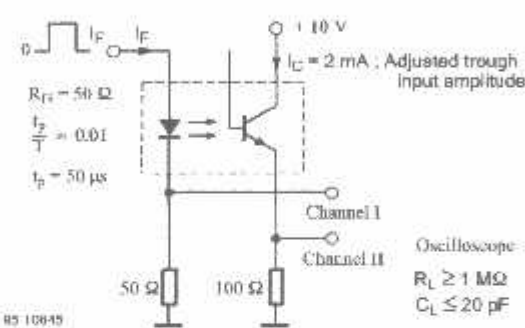


Figure 1. Test circuit, non-saturated operation

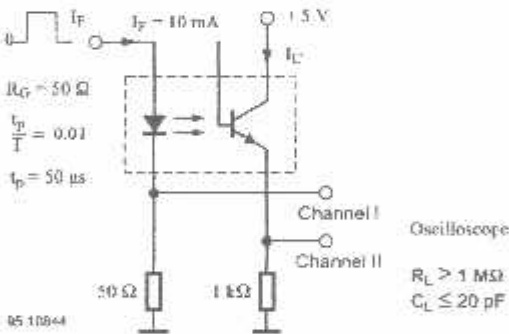


Figure 2. Test circuit, saturated operation

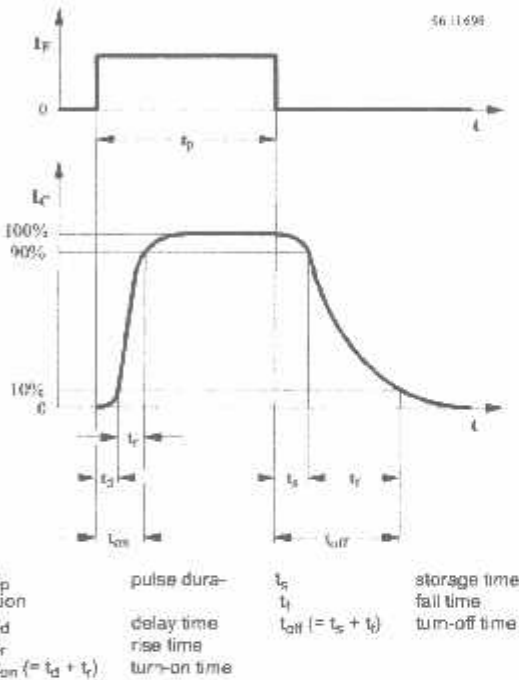


Figure 3. Switching times

Typical Characteristics ($T_{amb} = 25^{\circ}\text{C}$, unless otherwise specified)

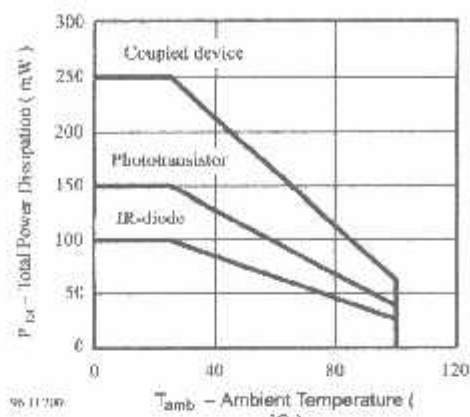


Figure 4. Total Power Dissipation vs. Ambient Temperature

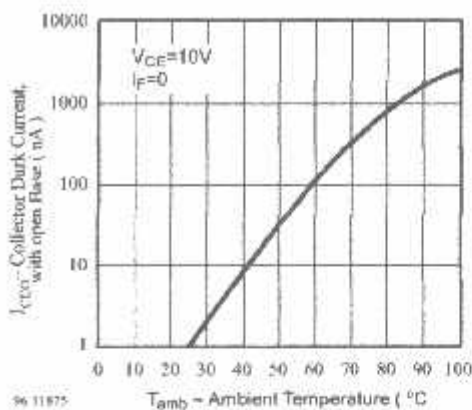


Figure 7. Collector Dark Current vs. Ambient Temperature

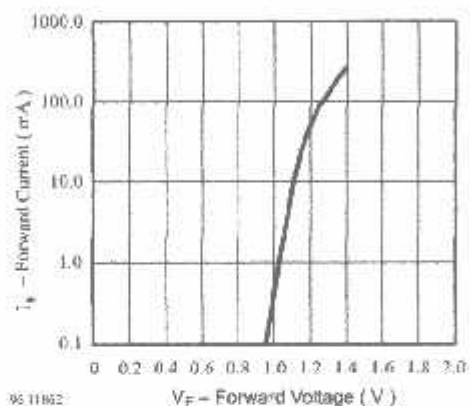


Figure 5. Forward Current vs. Forward Voltage

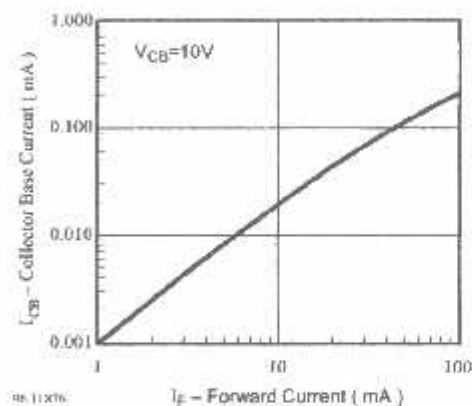


Figure 8. Collector Base Current vs. Forward Current

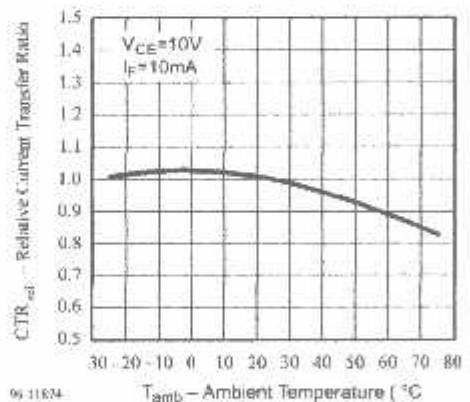


Figure 6. Relative Current Transfer Ratio vs. Ambient Temperature

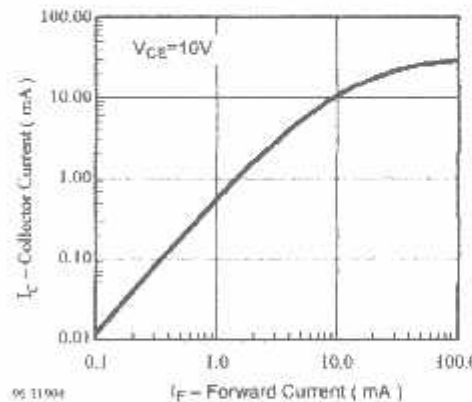


Figure 9. Collector Current vs. Forward Current

BAB V

PENUTUP

5.1 Kesimpulan

Dari proses perencanaan dan pembuatan yang telah dilakukan, dapat diambil sebagai kesimpulan:

1. Pada komponen yang merubah energi listrik menjadi energi mekanis memerlukan sebuah rangkaian driver kerana arus dari CPLD masih terlalu kecil dan sangat berbahaya bila langsung dihubungkan langsung ke peralatan tersebut.
2. Pada pemrograman XS-95 Board V1.3 dapat menggunakan state machine yang bisa mempermudah dalam mendiskripsikan hardware.
3. CPLD difungsikan sebagai pengolah data inputan dari sensor dan outputan ke driver untuk menggerakkan device yang akan dikontrol.
4. Dari pengujian alat dapat diperoleh besar eror rata-rata dari tiap bagian antara lain:
 - Driver motor pada TIP31; I_c sebesar 15.86% dan I_b sebesar 28.62 %. Pada 4N25 I_f sebesar 4.3%.
 - Driver solenoid pada TIP 31; I_c sebesar 10.57 % dan I_b sebesar 28.4 %. Pada 4N25 I_f sebesar 4.3%.

- Driver pompa pada TIP 31; I_c sebesar 11.052 % dan I_b sebesar 28.4 %. Pada 4N25 I_f sebesar 4.3%.
- Pada sensor infra led sebesar 16.62 % dan photodiode sebesar 14.56 %

5.2. Saran

1. Untuk pengembangan lebih lanjut dapat ditambahkan proses penutupan pada botol dan pengemasan.
2. Untuk tampilan visual yang lebih baik dengan mengikuti grafik dari proses produksi.

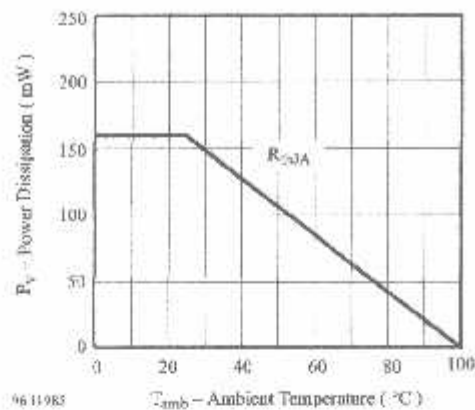


Figure 10. Collector Current vs. Collector Emitter Voltage

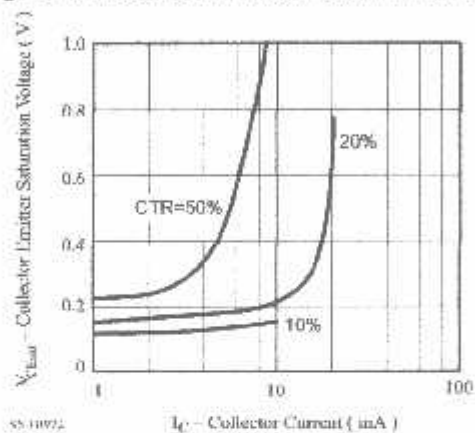


Figure 11. Collector Emitter Saturation Voltage vs. Collector Current

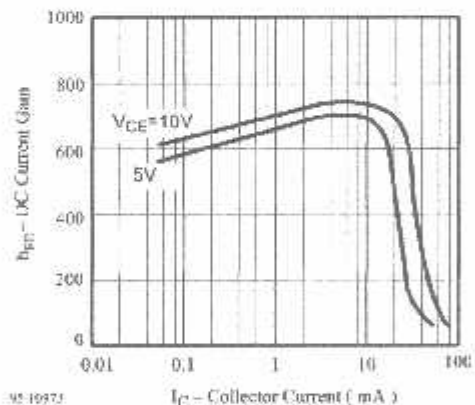


Figure 12. DC Current Gain vs. Collector Current

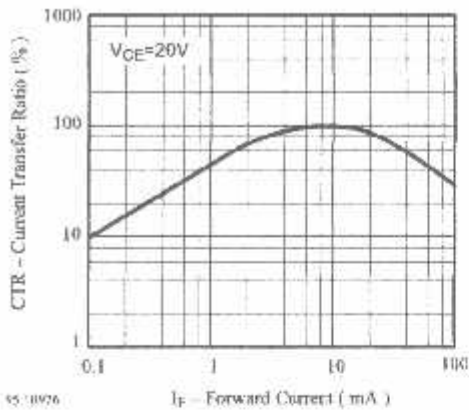


Figure 13. Current Transfer Ratio vs. Forward Current

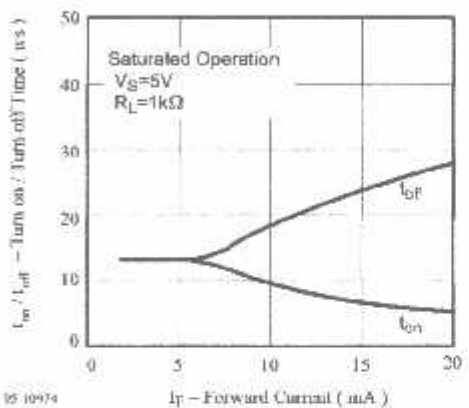


Figure 14. Turn on / off Time vs. Forward Current

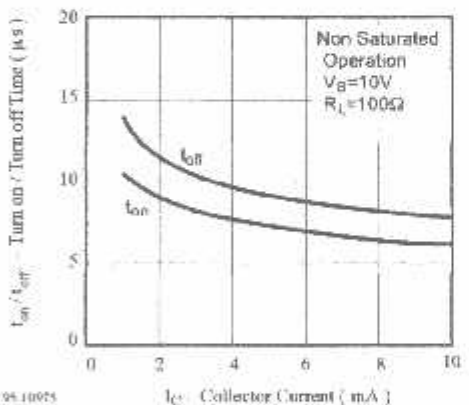


Figure 15. Turn on / off Time vs. Collector Current

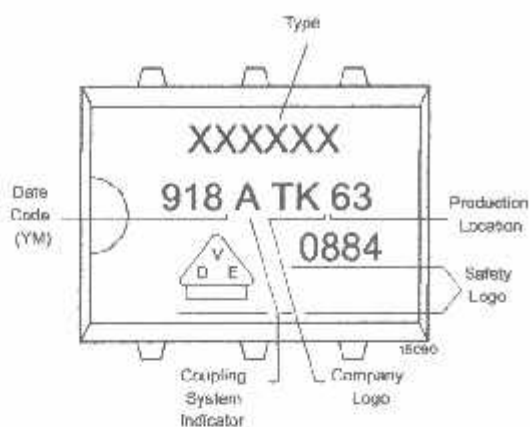
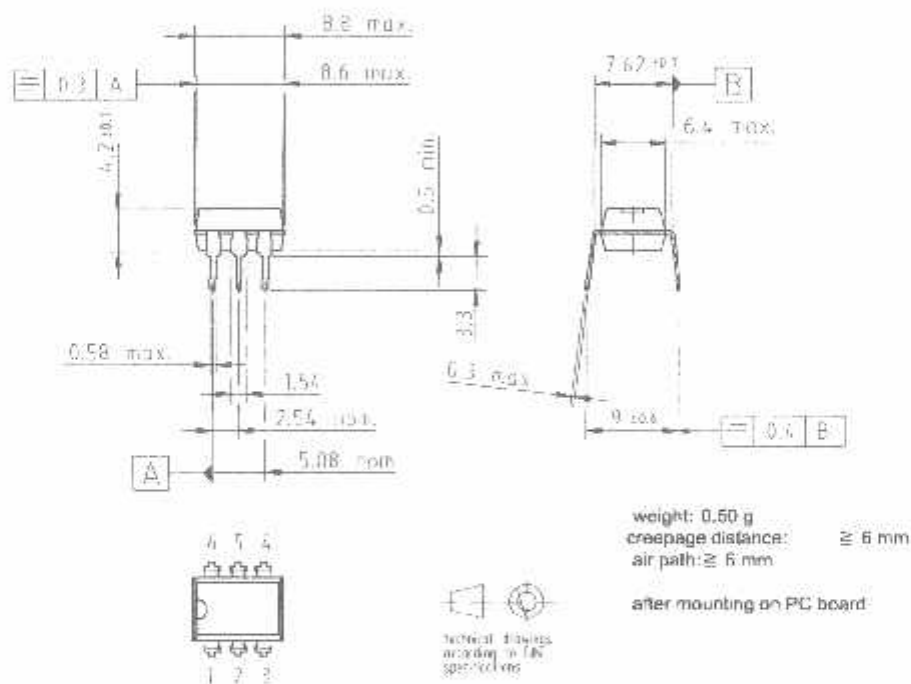


Figure 16. Marking example

Dimensions of 4N3. in mm



14770

DESCRIPTION

The DM74ALS244 is an octal 3-state buffer/line driver/line receiver. It consists of eight independent 3-state buffers/drivers/receivers.

FEATURES

- 3-state operation
- 3-state receiver with pull-up resistor
- 3-state driver with pull-up resistor
- 3-state buffer with pull-up resistor
- 3-state receiver with pull-up resistor
- 3-state driver with pull-up resistor
- 3-state buffer with pull-up resistor
- 3-state receiver with pull-up resistor

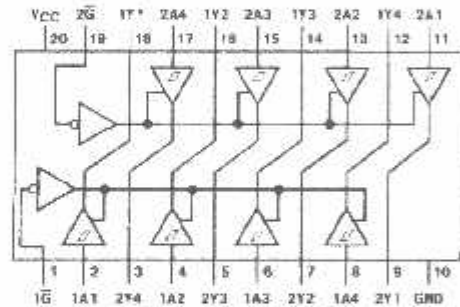
FUNCTIONAL BLOCK DIAGRAM



FUNCTIONAL TABLE

3-STATE INPUT	3-STATE OUTPUT	3-STATE ENABLE
0	0	0
0	0	1
0	0	2
0	0	3

FUNCTIONAL TABLE



FUNCTIONAL TABLE

3-STATE INPUT	3-STATE OUTPUT	3-STATE ENABLE
0	0	0
0	0	1
0	0	2
0	0	3

- 3-state operation
- 3-state receiver with pull-up resistor
- 3-state driver with pull-up resistor
- 3-state buffer with pull-up resistor
- 3-state receiver with pull-up resistor
- 3-state driver with pull-up resistor
- 3-state buffer with pull-up resistor
- 3-state receiver with pull-up resistor

Absolute Maximum Ratings(Notes 1)

Supply Voltage	/V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	HIGH Level Input Voltage	2			V
V _{IL}	LOW Level Input Voltage			0.8	V
I _{OH}	HIGH Level Output Current			-15	mA
I _{OL}	LOW Level Output Current			24	mA
T _A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -18 mA			1.5	V
HYS	Hysteresis (V _{IH} - V _{IL}) Data Inputs Only	V _{CC} = Min	0.2	0.4		V
V _{OH}	HIGH Level Output Voltage	V _{CC} = Min, V _{IH} = Min V _L = Max, I _{OH} = -1 mA V _{CC} = Min, V _{IH} = Min V _L = Max, I _{OH} = -3 mA V _{CC} = Min, V _{IH} = Min V _L = 0.5V, I _{OH} = Max	2.7 2.4 2	3.4		V
V _{OL}	LOW Level Output Voltage	V _{CC} = Min V _L = Max V _{IH} = Min I _{OL} = 12 mA I _{OL} = Max			0.4 0.5	V
I _{OZH}	Off-State Output Current, HIGH Level Voltage Applied	V _{CC} = Max V _L = Max			20	µA
I _{OZL}	Off-State Output Current, LOW Level Voltage Applied	V _{IH} = Min V _{OL} = 0.4V			-20	µA
I _I	Input Current at Maximum Input Voltage	V _{CC} = Max V _I = 7V			0.1	mA
I _{IH}	HIGH Level Input Current	V _{CC} = Max V _I = 2.7V			20	µA
I _{IL}	LOW Level Input Current	V _{CC} = Max V _I = 0.4V	-0.5		-200	µA
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 3)	40		225	mA
I _{CC}	Supply Current	V _{CC} = Max, Outputs Open				mA
		Outputs HIGH		13	23	
		Outputs LOW		27	45	
		Outputs Disabled		32	54	

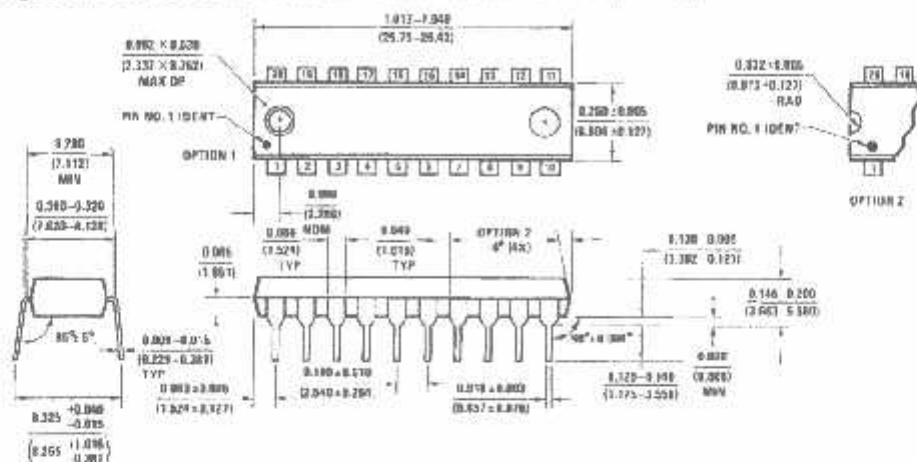
Note 2: All typicals are at V_{CC} = 5V, T_A = 25°C

Note 3: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Switching Characteristics				
at $V_{CC} = 5V$, $T_A = 25^{\circ}C$				
Symbol	Parameter	Conditions	Max	Units
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	$C_L = 45\text{ pF}$ $R_L = 667\Omega$	18	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	$C_L = 45\text{ pF}$ $R_L = 667\Omega$	18	ns
t_{PZL}	Output Enable Time to LOW Level	$C_L = 45\text{ pF}$ $R_L = 667\Omega$	30	ns
t_{PZH}	Output Enable Time to HIGH Level	$C_L = 45\text{ pF}$ $R_L = 667\Omega$	23	ns
t_{OLZ}	Output Disable Time from LOW Level	$C_L = 5\text{ pF}$ $R_L = 667\Omega$	25	ns
t_{OLH}	Output Disable Time from HIGH Level	$C_L = 5\text{ pF}$ $R_L = 667\Omega$	18	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	$C_L = 150\text{ pF}$ $R_L = 667\Omega$	21	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	$C_L = 150\text{ pF}$ $R_L = 667\Omega$	22	ns
t_{PZL}	Output Enable Time to LOW Level	$C_L = 150\text{ pF}$ $R_L = 667\Omega$	33	ns
t_{PZH}	Output Enable Time to HIGH Level	$C_L = 150\text{ pF}$ $R_L = 667\Omega$	26	ns

Physical Dimensions

inches (millimeters) unless otherwise noted (Continued)



20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
Package Number N20A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

Features

- 7.5 ns pin-to-pin logic delays on all pins
- f_{CNT} to 125 MHz
- 108 macrocells with 2400 usable gates
- Up to 108 user I/O pins
- 5 V in-system programmable (ISP)
 - Endurance of 10,000 program/erase cycles
 - Program/erase over full commercial voltage and temperature range
- Enhanced pin-locking architecture
- Flexible 36V18 Function Block
 - 90 product terms drive any or all of 18 macrocells within Function Block
 - Global and product term clocks, output enables, set and reset signals
- Extensive IEEE Std 1149.1 boundary-scan (JTAG) support
- Programmable power reduction mode in each macrocell
- Slew rate control on individual outputs
- User programmable ground pin capability
- Extended pattern security features for design protection
- High-drive 24 mA outputs
- 3.3 V or 5 V I/O capability
- Advanced CMOS 5V FastFLASH technology
- Supports parallel programming of more than one XC9500 concurrently
- Available in 84-pin PLCC, 100-pin PQFP, 100-pin TQFP and 160-pin PQFP packages

Description

The XC95108 is a high-performance CPLD providing advanced in-system programming and test capabilities for general purpose logic integration. It is comprised of six 36V18 Function Blocks, providing 2,400 usable gates with propagation delays of 7.5 ns. See Figure 2 for the architecture overview.

Power Management

Power dissipation can be reduced in the XC95108 by configuring macrocells to standard or low-power modes of operation. Unused macrocells are turned off to minimize power dissipation.

Operating current for each design can be approximated for specific operating conditions using the following equation:

$$I_{CC} \text{ (mA)} = MC_{HP} (1.7) + MC_{LP} (0.9) + MC (0.006 \text{ mA/MHz}) f$$

Where:

MC_{HP} = Macrocells in high-performance mode

MC_{LP} = Macrocells in low-power mode

MC = Total number of macrocells used

f = Clock frequency (MHz)

Figure 1 shows a typical calculation for the XC95108 device.

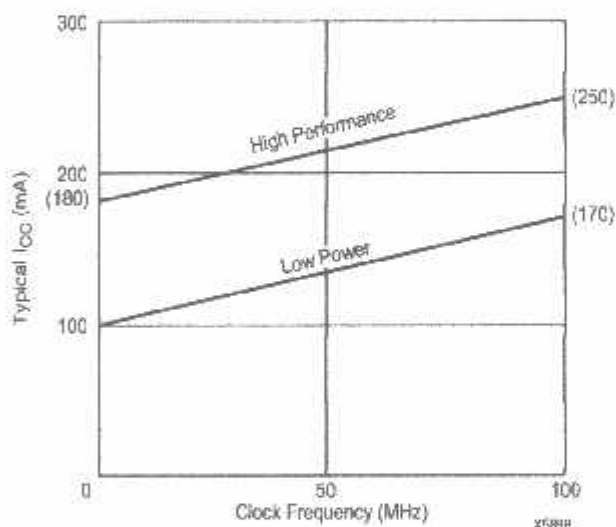


Figure 1: Typical I_{CC} vs. Frequency for XC95108

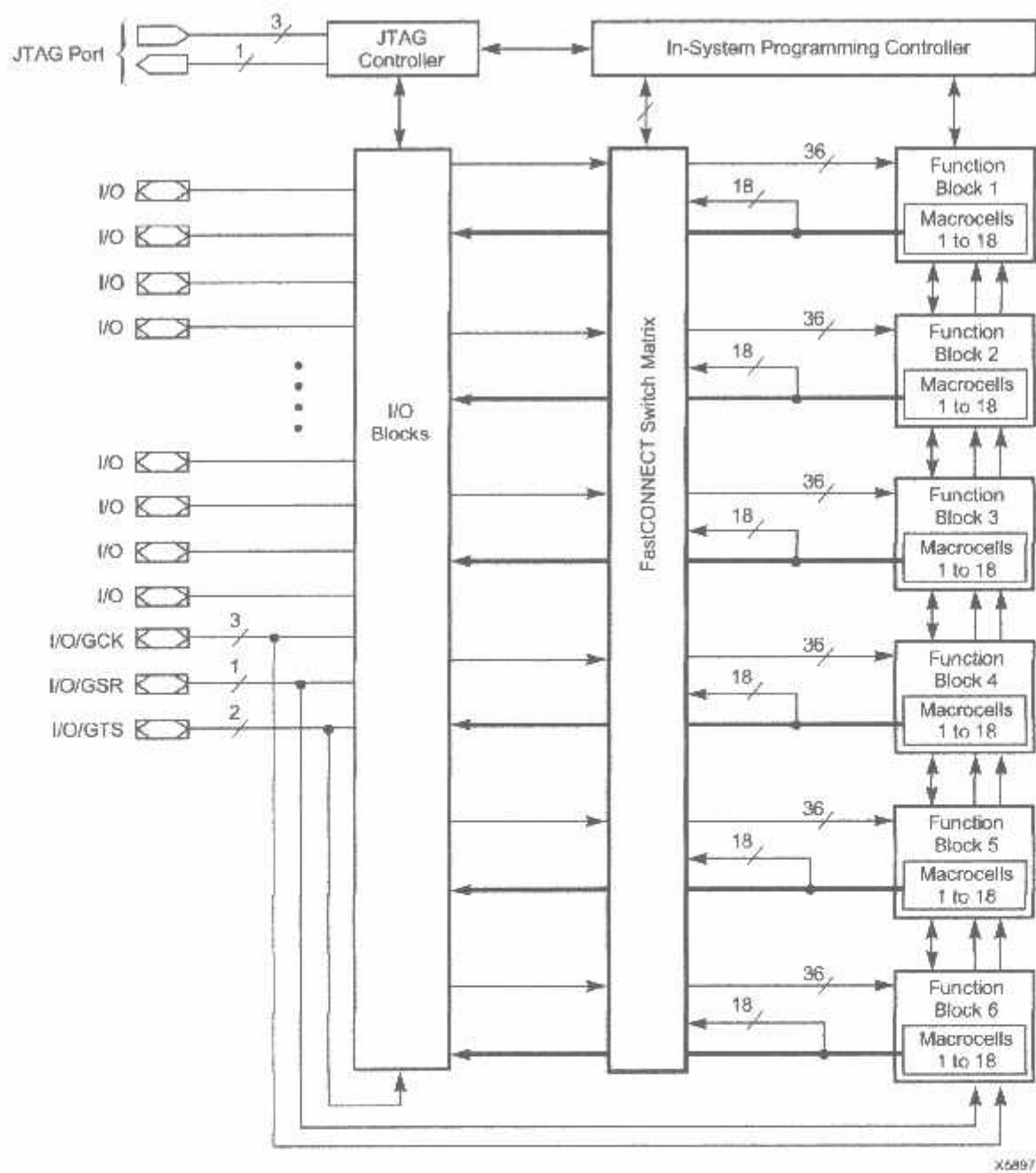


Figure 2: XC95108 Architecture

Note: Function Block outputs (indicated by the bold line) drive the I/O Blocks directly

Absolute Maximum Ratings

Symbol	Parameter	Value	Units
V _{CC}	Supply voltage relative to GND	-0.5 to 7.0	V
V _{IN}	DC input voltage relative to GND	-0.5 to V _{CC} + 0.5	V
V _{TS}	Voltage applied to 3-state output with respect to GND	-0.5 to V _{CC} + 0.5	V
T _{STG}	Storage temperature	-65 to +150	°C
T _{SOL}	Max soldering temperature (10 s @ 1/16 in = 1.5 mm)	+260	°C

Warning: Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those listed under Recommended Operating Conditions is not implied. Exposure to Absolute Maximum Rating conditions for extended periods of time may affect device reliability.

Recommended Operation Conditions

Symbol	Parameter	Min	Max	Units
V _{CCINT}	Supply voltage for internal logic and input buffer	4.75 (4.5)	5.25 (5.5)	V
V _{CCIO}	Supply voltage for output drivers for 5 V operation	4.75 (4.5)	5.25 (5.5)	V
	Supply voltage for output drivers for 3.3 V operation	3.0	3.6	V
V _{IL}	Low-level input voltage	0	0.80	V
V _{IH}	High-level input voltage	2.0	V _{CCINT} +0.5	V
V _O	Output voltage	0	V _{CCIO}	V

Note: 1. Numbers in parenthesis are for industrial-temperature range versions.

Endurance Characteristics

Symbol	Parameter	Min	Max	Units
t _{DR}	Data Retention	20	-	Years
N _{PE}	Program/Erase Cycles	10,000	-	Cycles

DC Characteristics Over Recommended Operating Conditions

Symbol	Parameter	Test Conditions	Min	Max	Units
VOH	Output high voltage for 5 V operation	IOH = -4.0 mA VCC = Min	2.4		V
	Output high voltage for 3.3 V operation	IOH = -3.2 mA VCC = Min	2.4		V
VOL	Output low voltage for 5 V operation	IOL = 24 mA VCC = Min		0.5	V
	Output low voltage for 3.3 V operation	IOL = 10 mA VCC = Min		0.4	V
IIL	Input leakage current	VCC = Max VIN = GND or VCC		±10.0	µA
IiH	I/O high-Z leakage current	VCC = Max VIN = GND or VCC		±10.0	µA
CIN	I/O capacitance	VIN = GND f = 1.0 MHz		10.0	pF
ICC	Operating Supply Current (low power mode, active)	VI = GND, No load f = 1.0 MHz	100 (Typ)		ma

AC Characteristics

Symbol	Parameter	XC95108-7		XC95108-10		XC95108-15		XC95108-20		Units
		Min	Max	Min	Max	Min	Max	Min	Max	
tPD	I/O to output valid		7.5		10.0		15.0		20.0	ns
tSU	I/O setup time before GCK	4.5		6.0		8.0		10.0		ns
tH	I/O hold time after GCK	0.0		0.0		0.0		0.0		ns
tCO	GCK to output valid		4.5		6.0		8.0		10.0	ns
fCNT ¹	16-bit counter frequency	125.0		111.1		95.2		83.3		MHz
fSYSTEM ²	Multiple FB internal operating frequency	83.3		66.7		55.6		50.0		MHz
tPSU	I/O setup time before p-term clock input	0.5		2.0		4.0		4.0		ns
tPH	I/O hold time after p-term clock input	4.0		4.0		4.0		6.0		ns
tPCO	P-term clock to output valid		8.5		10.0		12.0		16.0	ns
tOE	GTS to output valid		5.5		6.0		11.0		16.0	ns
tOD	GTS to output disable		5.5		6.0		11.0		16.0	ns
tPOE	Product term OE to output enabled		9.5		10.0		14.0		18.0	ns
tPOD	Product term OE to output disabled		9.5		10.0		14.0		18.0	ns
tWLH	GCK pulse width (High or Low)	4.0		4.5		5.5		5.5		ns

Note: 1. fCNT is the fastest 16-bit counter frequency available, using the local feedback when applicable.
fCNT is also the Export Control Maximum flip-flop toggle rate, fFOT.
2. fSYSTEM is the internal operating frequency for general purpose system designs spanning multiple FBs.

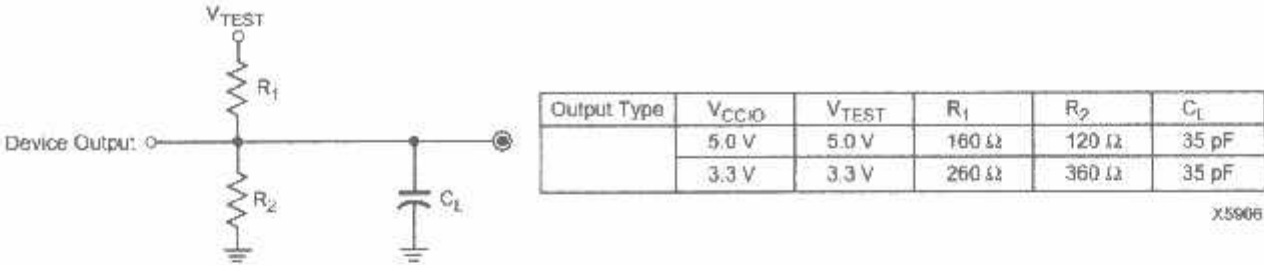


Figure 3: AC Load Circuit

Internal Timing Parameters

Symbol	Parameter	XC95108-7		XC95108-10		XC95108-15		XC95108-20		Units
		Min	Max	Min	Max	Min	Max	Min	Max	
Buffer Delays										
t _{IN}	Input buffer delay		2.5		3.5		4.5		6.5	ns
t _{GCK}	GCK buffer delay		1.5		2.5		3.0		3.0	ns
t _{GSR}	GSR buffer delay		4.5		6.0		7.5		9.5	ns
t _{GTS}	GTS buffer delay		5.5		6.0		11.0		16.0	ns
t _{OUT}	Output buffer delay		2.5		3.0		4.5		6.5	ns
t _{EN}	Output buffer enable/disable delay		0.0		0.0		0.0		0.0	ns
Product Term Control Delays										
t _{PTCK}	Product term clock delay		3.0		3.0		2.5		2.5	ns
t _{PTSR}	Product term set/reset delay		2.0		2.5		3.0		3.0	ns
t _{PTTS}	Product term 3-state delay		4.5		3.5		5.0		5.0	ns
Internal Register and Combinatorial delays										
t _{PDI}	Combinatorial logic propagation delay		0.5		1.0		3.0		4.0	ns
t _{SUI}	Register setup time	1.5		2.5		3.5		3.5		ns
t _{HI}	Register hold time	3.0		3.5		4.5		6.5		ns
t _{COI}	Register clock to output valid time		0.5		0.5		0.5		0.5	ns
t _{AOI}	Register async. S/R to output delay		6.5		7.0		8.0		8.0	ns
t _{RAI}	Register async. S/R recovery before clock	7.5		10.0		10.0		10.0		ns
t _{LOGI}	Internal logic delay		2.0		2.5		3.0		3.0	ns
t _{LOGILP}	Internal low power logic delay		10.0		11.0		11.5		11.5	ns
Feedback Delays										
t _F	FastCONNECT matrix feedback delay		8.0		9.5		11.0		13.0	ns
t _{LF}	Function Block local feedback delay		4.0		3.5		3.5		5.0	ns
Time Adders										
t _{PTA} ³	Incremental Product Term Allocator delay		1.0		1.0		1.0		1.5	ns
t _{SLEW}	Slew-rate limited delay		4.0		4.5		5.0		5.5	ns

Note: 3. t_{PTA} is multiplied by the span of the function as defined in the family data sheet.

XC95108 I/O Pins

Function Block	Macrocell	PC84	PQ100	TQ100	PQ160	BScan Order	Notes	Function Block	Macrocell	PC84	PQ100	TQ100	PQ160	BScan Order	Notes
1	1	—	—	—	25	321		3	1	—	—	—	45	213	
1	2	1	15	13	21	318		3	2	14	31	29	47	210	
1	3	2	16	14	22	315		3	3	15	32	30	49	207	
1	4	—	21	19	29	312		3	4	—	36	34	57	204	
1	5	3	17	15	23	309		3	5	17	34	32	54	201	
1	6	4	18	16	24	306		3	6	18	35	33	56	198	
1	7	—	—	—	27	303		3	7	—	—	—	50	195	
1	8	5	19	17	26	300		3	8	19	37	35	58	192	
1	9	6	20	18	28	297		3	9	20	38	36	59	189	
1	10	—	26	24	36	294		3	10	—	45	43	69	186	
1	11	7	22	20	30	291		3	11	21	39	37	60	183	
1	12	9	24	22	33	288	[1]	3	12	23	41	39	62	180	
1	13	—	—	—	34	285		3	13	—	—	—	52	177	
1	14	10	25	23	35	282	[1]	3	14	24	42	40	63	174	
1	15	11	27	25	37	279		3	15	25	43	41	64	171	
1	16	12	29	27	42	276	[1]	3	16	26	44	42	68	168	
1	17	13	30	28	44	273		3	17	31	51	49	77	165	
1	18	—	—	—	43	270		3	18	—	—	—	74	162	
2	1	—	—	—	158	267		4	1	—	—	—	123	159	
2	2	71	98	96	154	264		4	2	57	83	81	134	156	
2	3	72	99	97	156	261		4	3	58	84	82	135	153	
2	4	—	4	2	4	258		4	4	—	82	80	133	150	
2	5	74	1	99	159	255	[1]	4	5	61	87	85	138	147	
2	6	75	3	1	2	252		4	6	62	88	86	139	144	
2	7	—	—	—	9	249		4	7	—	—	—	128	141	
2	8	76	5	3	6	246	[1]	4	8	63	89	87	140	138	
2	9	77	6	4	8	243	[1]	4	9	65	91	89	142	135	
2	10	—	9	7	12	240		4	10	—	—	—	147	132	
2	11	79	8	6	11	237		4	11	66	92	90	143	129	
2	12	80	10	8	13	234		4	12	67	93	91	144	126	
2	13	—	—	—	14	231		4	13	—	—	—	153	123	
2	14	81	11	9	15	228		4	14	68	95	93	146	120	
2	15	82	12	10	17	225		4	15	69	96	94	148	117	
2	16	83	13	11	18	222		4	16	—	94	92	145	114	
2	17	84	14	12	19	219		4	17	70	97	95	152	111	
2	18	—	—	—	16	216		4	18	—	—	—	155	108	

Notes: [1] Global control pin

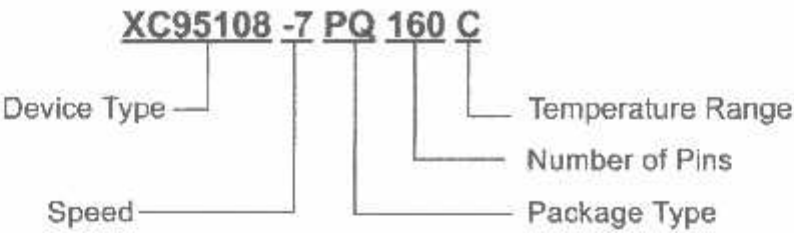
XC95108 I/O Pins (continued)

Function Block	Macrocell	PC84	PQ100	TQ100	PQ160	BScan Order	Notes	Function Block	Macrocell	PC84	PQ100	TQ100	PQ160	BScan Order	Notes
5	1	—	—	—	76	105		6	1	—	—	—	91	51	
5	2	32	52	50	79	102		6	2	45	67	65	103	48	
5	3	33	54	52	82	99		6	3	46	68	66	104	45	
5	4	—	48	46	72	96		6	4	—	75	73	116	42	
5	5	34	55	53	86	93		6	5	47	69	67	106	39	
5	6	35	56	54	88	90		6	6	48	70	68	108	36	
5	7	—	—	—	78	87		6	7	—	—	—	105	33	
5	8	36	57	55	90	84		6	8	50	72	70	111	30	
5	9	37	58	56	92	81		6	9	51	73	71	113	27	
5	10	—	—	—	84	78		6	10	—	—	—	107	24	
5	11	39	60	58	95	75		6	11	52	74	72	115	21	
5	12	40	62	60	97	72		6	12	53	76	74	117	18	
5	13	—	—	—	87	69		6	13	—	—	—	112	15	
5	14	41	63	61	98	66		6	14	54	78	76	122	12	
5	15	43	65	63	101	63		6	15	55	79	77	124	9	
5	16	—	61	59	96	60		6	16	—	81	79	129	6	
5	17	44	66	64	102	57		6	17	56	80	78	126	3	
5	18	—	—	—	89	54		6	18	—	—	—	114	0	

XC95108 Global, JTAG and Power Pins

Pin Type	PC84	PQ100	TQ100	PQ160
I/O/GCK1	9	24	22	33
I/O/GCK2	10	25	23	35
I/O/GCK3	12	29	27	42
I/O/GTS1	76	5	3	6
I/O/GTS2	77	6	4	8
I/O/GSR	74	1	99	159
TCK	30	50	48	75
TDI	28	47	45	71
TDO	59	85	83	136
TMS	29	49	47	73
V _{CCINT} 5 V	38,73,78	7,59,100	5,57,98	10,46,94,157
V _{CCIO} 3.3 V/5 V	22,64	28,40,53,90	26,38,51,88	1,41,61,81,121,141
GND	8,16,27,42,49,60	2,23,33,46,64,71,77,86	100,21,31,44,62,69,75,84	20,31,40,51,70,80,99
GND	—	—	—	100,110,120,127,137
GND	—	—	—	160
No connects	—	—	—	3,5,7,32,38,39,48,53,55,6 5,66,67,83,85,93,109, 118,119,125,130,131, 132,149,150,151

Ordering Information



Speed Options

- 20 20 ns pin-to-pin delay
- 15 15 ns pin-to-pin delay
- 10 10 ns pin-to-pin delay
- 7 7 ns pin-to-pin delay

Packaging Options

- PC84 84-Pin Plastic Leaded Chip Carrier (PLCC)
- PQ100 100-Pin Plastic Quad Flat Pack (PQFP)
- TQ100 100-Pin Very Thin Quad Flat Pack (TQFP)
- PQ160 160-Pin Plastic Quad Flat Pack (PQFP)

Temperature Options

- C Commercial 0°C to +70°C
- I Industrial -40°C to +85°C

Component Availability

Pins		84	100		160
Type		Plastic PLCC	Plastic PQFP	Plastic TQFP	Plastic PQFP
Code		PC84	PQ100	TQ100	PQ160
XC95108	-20	C(I)	C(I)	C(I)	C(I)
	-15	C(I)	C(I)	C(I)	C(I)
	-10	C(I)	C(I)	C(I)	C(I)
	-7	C(I)	C(I)	C(I)	C(I)

C = Commercial = 0° to +70°C I = Industrial = -40° to +85°C

Revision Control

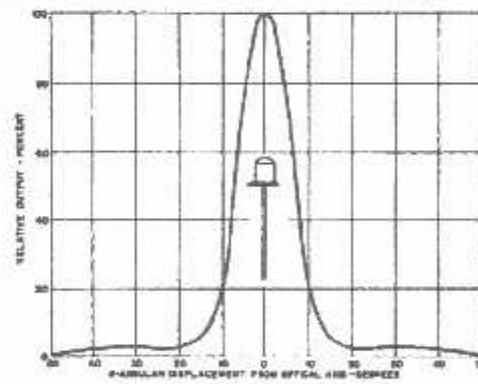
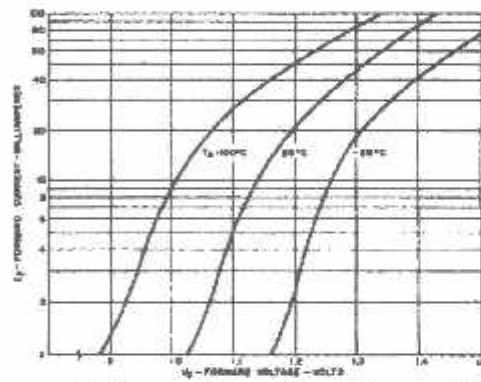
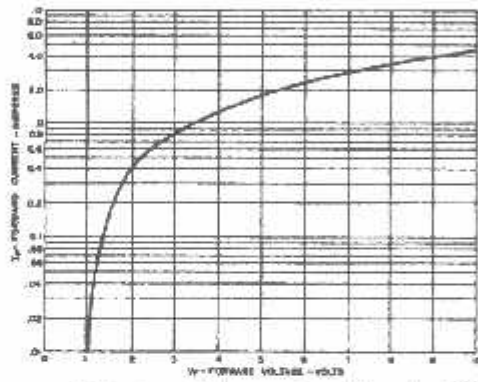
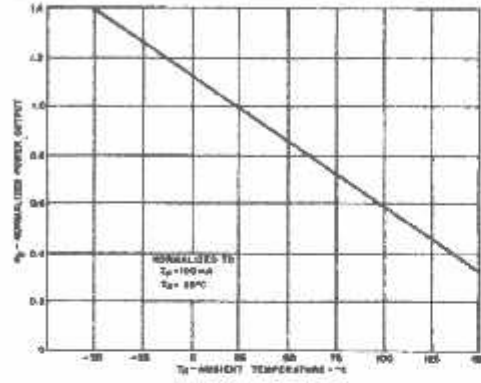
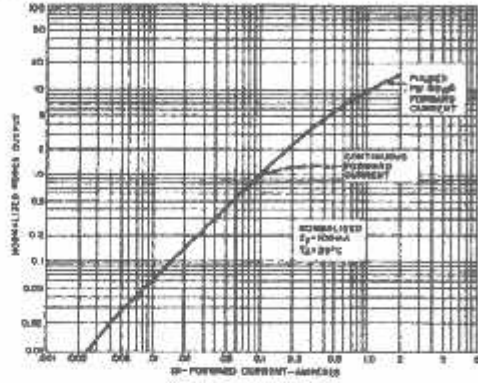
Date	Revision
12/04/98	Update AC Characteristics and Internal Parameters

ABSOLUTE MAXIMUM RATINGS (T _a = 25°C Unless Otherwise Specified)	
*Storage Temperature	- 65°C to +150°C
Operating Temperature	- 55°C to +125°C
*Soldering:	
*Lead Temperature (Iron)	240°C for 5 sec. ^{2,4,5,6}
*Lead Temperature (Flow)	260°C for 10 sec. ^{2,4,5,6}
*Continuous Forward Current	100 mA
*Forward Current (pwr, 1μS; 200 Hz)	10 A
*Reverse Voltage	3 Volts
*Power Dissipation (T _a = 25°C)	170 mW ^{1,7}
Power Dissipation (T _a = 25°C)	1.3 W ^{1,7}

ELECTRICAL CHARACTERISTICS (T _a = 25°C Unless Otherwise Specified)						
(All measurements made under pulse conditions)						
PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS
*Forward Voltage	V _f	—	—	1.7	V	I _f = 100 mA
*Reverse Leakage Current	I _r	—	—	10	μA	V _r = 3 V
*Peak Emission Wavelength	λ _p	905	—	955	nm	I _f = 100 mA
Emission Angle at 1/2 Power	θ	—	±8	—	Degrees	
*Total Power	P _o	5	—	—	mW	I _f = 100 mA ^{1,7}
Rise Time 0-90% of output	t _r	—	1.0	—	μS	
Fall Time 100-10% of output	t _f	—	1.0	—	μS	

NOTES	
1. Derate power dissipation linearly 1.70 mW/°C above 25°C ambient.	
2. Derate power dissipation linearly 13.0 mW/°C above 25°C case.	
3. RMA flux is recommended.	
4. Methanol or isopropyl alcohols are recommended as cleaning agents.	
5. Soldering iron tip 1/16" (1.6 mm) minimum from housing.	
6. As long as leads are not under any stress or spring tension.	
7. Total power output, P _o , is the total power radiated by the device into a solid angle of 2π steradians.	

TYPICAL CHARACTERISTICS



TYPICAL CHARACTERISTICS

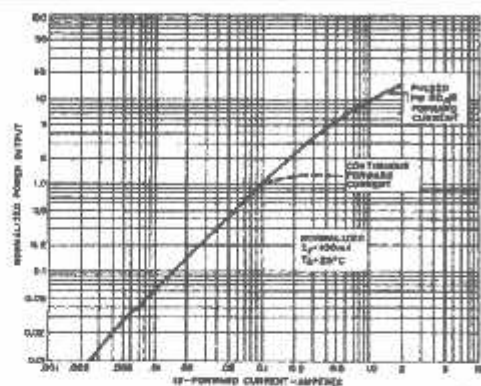


Fig. 1. Power Output vs. Input Current ST1007

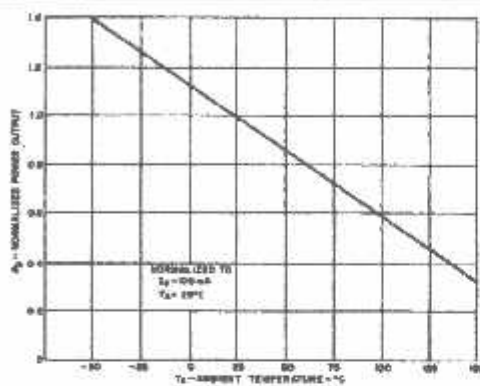


Fig. 2. Power Output vs. Temperature ST1007

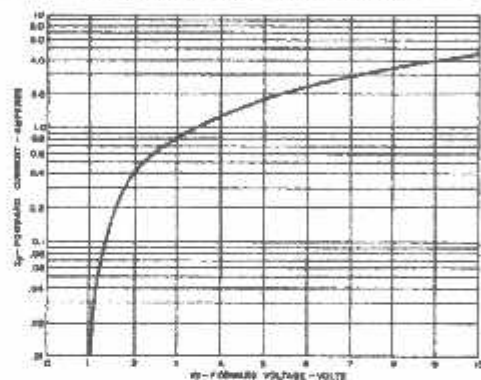


Fig. 3. Forward Voltage vs. Forward Current ST1003

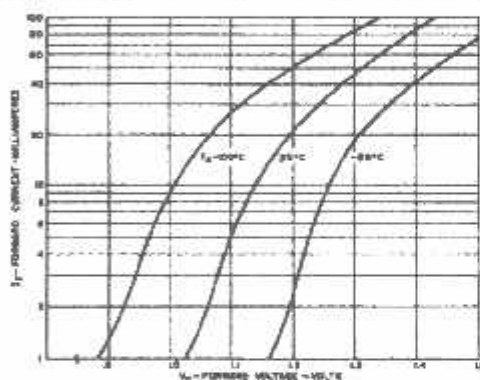


Fig. 4. Forward Voltage vs. Forward Current ST1006

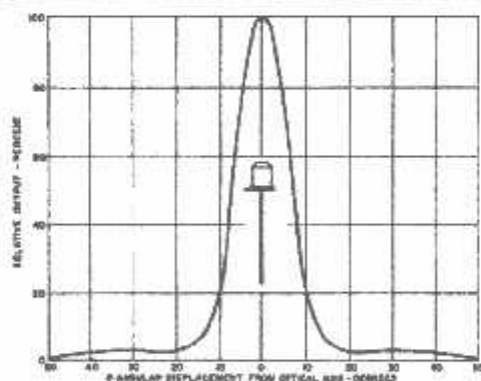


Fig. 5. 1N6264 - Typical Radiation Pattern ST1004

Copyright © Each Manufacturing Company.

All Datasheets cannot be modified without permission.

This datasheet has been download from :

www.AllDataSheet.com

100% Free DataSheet Search Site.

Free Download.

No Register.

Fast Search System.

www.AllDataSheet.com

Copyright © Each Manufacturing Company.

All Datasheets cannot be modified without permission.

This datasheet has been download from :

www.AllDataSheet.com

100% Free DataSheet Search Site.

Free Download.

No Register.

Fast Search System.

www.AllDataSheet.com

NDL5430C Series

1 000 to 1 600 nm OPTICAL FIBER COMMUNICATIONS for 10 Gb/s
 $\phi 30\ \mu\text{m}$ InGaAs PIN PHOTO DIODE

DESCRIPTION

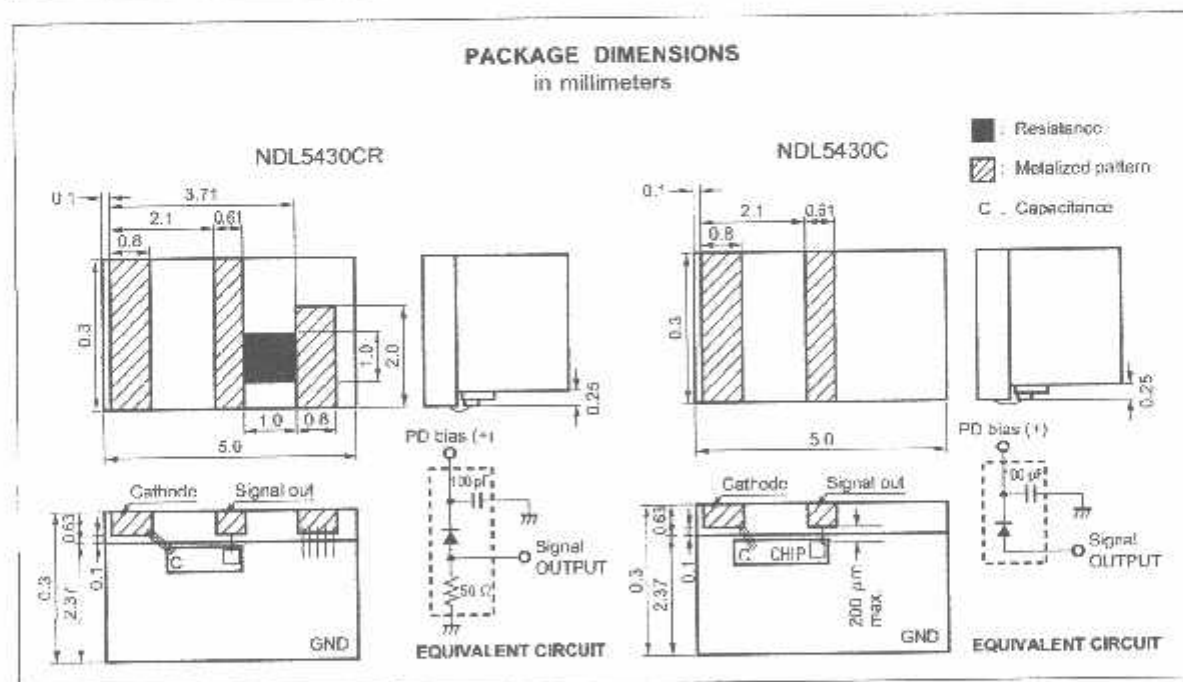
NDL5430C Series are InGaAs PIN photo diodes for 10 Gb/s long wavelength transmission systems. It covers the wavelength range between 1 000 and 1 600 nm with high efficiency and high speed response.

FEATURES

- Cut-off frequency $f_c = 12\ \text{GHz}$ @ $\lambda = 1\ 550\ \text{nm}$, $V_R = 5\ \text{V}$
- Small dark current $I_D = 5\ \text{nA MAX.}$
- High quantum efficiency $\eta = 85\ \%$ @ $\lambda = 1\ 300\ \text{nm}$
 $\eta = 80\ \%$ @ $\lambda = 1\ 550\ \text{nm}$
- Detecting area size $\phi 30\ \mu\text{m}$
- Low operating voltage

ORDERING INFORMATION

PART NUMBER	TYPE
NDL5430C	Without Resistance
NDL5430CR	With Resistance



The information in this document is subject to change without notice.

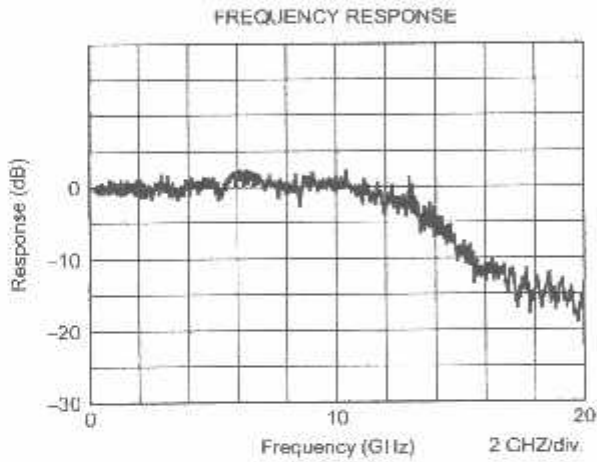
ABSOLUTE MAXIMUM RATINGS (Tc = 25 °C, in dry nitrogen atmosphere)

Reverse Voltage	V _R	30	V
Forward Current	I _F	10	mA
Reverse Current	I _R	3	mA
Operating Temperature	T _C	-40 to +85	°C
Storage Temperature	T _{stg}	-55 to +150	°C

ELECTRO-OPTICAL CHARACTERISTICS (Tc = 25 °C)

CHARACTERISTIC	SYMBOL	MIN.	TYP.	MAX.	UNIT	TEST CONDITIONS
Dark Current	I ₀			5.0	nA	V _R = 5 V
Quantum Efficiency	η	70	85		%	λ = 1 300 nm
		65	80			λ = 1 550 nm
Responsivity	S	0.73	0.89		A/W	λ = 1 300 nm
		0.81	1.00			λ = 1 550 nm
Cut-off Frequency	f _c	10	12		GHz	λ = 1 550 nm, V _R = 5 V

TYPICAL CHARACTERISTICS (Tc = 25 °C)



ANY CONTACT TO BONDING WIRE SHOULD BE AVOIDED.

- 2-2) MAXIMUM TEMPERATURE IN ASSEMBLY CONDITIONS
THE FOLLOWING CONDITIONS SHOULD BE KEPT:

TEMPERATURE	DURATION	AMBIENT GAS
230 °C	1 minute	DRY NITROGEN ATMOSPHERE
175 °C	3 hours	
130 °C	100 hours	

- 2-3) PRE-CAP BAKING CONDITION
IN ORDER TO STABILIZE DARK CURRENT, NEC RECOMMENDS ONE OF THE FOLLOWING CONDITIONS FOR PRE-CAP BAKING.

TEMPERATURE	DURATION	AMBIENT GAS
120 °C to 150 °C	24 hours	DRY NITROGEN ATMOSPHERE

- 2-4) HERMETIC SEALING
THE DEVICE SHOULD BE FINALLY INSTALLED IN HERMETIC SEALED PACKAGE.
INERT GAS ATMOSPHERE SUCH AS NITROGEN IS RECOMMENDED.
HERMETISITY SHOULD BE LESS THAN 10^{-8} atm.cc/sec BY He LEAKAGE TEST.

- 2-5) ELECTRO STATIC DISCHARGE (ESD) PROTECTION
DURING HANDLING PROCESS, ESD PROTECTION SUCH AS EARTH-BAND SHOULD BE CARRIED OUT.

InGaAs PD FAMILY

FEATURES PACKAGES	PIN-PD				REMARKS
	φ30 μm (for 10 Gb/s)	φ50 μm (for 2.5 Gb/s)	φ60 μm	φ120 μm	
TO-18 CAN		NDL5490*1	NDL5405		3PIN
TO-18 TYPE CAN WITH MICRO LENS		NDL5490L*1			3PIN
CHIP ON CARRIER	NDL5430C DNL5430CR		NDL5405C		CR: WITH RESISTANCE
RECEPTACLE MOD- ULE				NDL5471RC NDL5471RD	RC: FC type RD: SC type
COAXIAL MODULE WITH MMF		NDL5421P NDL5421P1 NDL5421P2	NDL5461P NDL5461P1 NDL5461P2		P1, P2: WITH FLANGE
COAXIAL MODULE WITH SMF			NDL5481P*2 NDL5481P1*2 NDL5481P2*2		P1, P2: WITH FLANGE
6 PIN BFY MODULE WITH MMF		NDL5422P*1			

*1 WITH PRE-AMP, *2 FOR ANALOG APPLICATION

REFERENCE

Document Name	Document No.
NEC semiconductor device reliability/quality control system	IEI-1205
Quality grade on NEC semiconductor devices	IEI-1209
Semiconductor device mounting technology manual	IEI-1207
Semiconductor device package manual	IEI-1213
Guide to quality assurance for semiconductor devices	IEI-1202
Semiconductor selection guide	MF-1134

CAUTION

This device is made with GaAs (Gallium Arsenide) material which is a harmful substance if ingested. We recommend this device to be handled only by the trained personnel in a controlled environment.

The export of this product from Japan is prohibited without governmental license. To export or re-export this product from a country other than Japan may also be prohibited without a license from that country. Please call an NEC sales representative.

No part of this document may be copied or reproduced in any form or by any means without the prior written consent of NEC Corporation. NEC Corporation assumes no responsibility for any errors which may appear in this document.

NEC Corporation does not assume any liability for infringement of patents, copyrights or other intellectual property rights of third parties by or arising from use of a device described herein or any other liability arising from use of such device. No license, either express, implied or otherwise, is granted under any patents, copyrights or other intellectual property rights of NEC Corporation or others.

While NEC Corporation has been making continuous effort to enhance the reliability of its semiconductor devices, the possibility of defects cannot be eliminated entirely. To minimize risks of damage or injury to persons or property arising from a defect in an NEC semiconductor device, customer must incorporate sufficient safety measures in its design, such as redundancy, fire-containment, and anti-failure features.

NEC devices are classified into the following three quality grades:

"Standard", "Special", and "Specific". The Specific quality grade applies only to devices developed based on a customer designated "quality assurance program" for a specific application. The recommended applications of a device depend on its quality grade, as indicated below. Customers must check the quality grade of each device before using it in a particular application.

Standard: Computers, office equipment, communications equipment, test and measurement equipment, audio and visual equipment, home electronic appliances, machine tools, personal electronic equipment and industrial robots

Special: Transportation equipment (automobiles, trains, ships, etc.), traffic control systems, anti-disaster systems, anti-crime systems, safety equipment and medical equipment (not specifically designed for life support)

Specific: Aircrafts, aerospace equipment, submersible repeaters, nuclear reactor control systems, life support systems or medical equipment for life support, etc.

The quality grade of NEC devices is "Standard" unless otherwise specified in NEC's Data Sheets or Data Books. If customers intend to use NEC devices for applications other than those specified for Standard quality grade, they should contact NEC Sales Representative in advance.

Anti-radioactive design is not implemented in this product.

